

## PATENT COOPERATION TREATY

PCT

From the INTERNATIONAL BUREAU

To:

YAMAGUCHI, Kunio  
 Hirayama Bldg. 5th floor  
 15-2, Uchikanda 1-chome  
 Chiyoda-ku  
 Tokyo 101-0047  
 JAPON



Date of mailing (day/month/year) 01 December 1999 (01.12.99)	IMPORTANT NOTIFICATION
Applicant's or agent's file reference S99P1271WO00	International application No. PCT/JP99/06332

The applicant is hereby notified that the International Bureau has received the record copy of the international application as detailed below.

Name(s) of the applicant(s) and State(s) for which they are applicants:

SONY CORPORATION (for all designated States except US)  
 SUMIDA, Tetsuo (for US)

International filing date : 12 November 1999 (12.11.99)  
 Priority date(s) claimed : 12 November 1998 (12.11.98)  
 Date of receipt of the record copy by the International Bureau : 29 November 1999 (29.11.99)  
 List of designated Offices :

National :JP,US

## ATTENTION

The applicant should carefully check the data appearing in this Notification. In case of any discrepancy between these data and the indications in the international application, the applicant should immediately inform the International Bureau.

In addition, the applicant's attention is drawn to the information contained in the Annex, relating to:

- time limits for entry into the national phase
- confirmation of precautionary designations
- requirements regarding priority documents

A copy of this Notification is being sent to the receiving Office and to the International Searching Authority.

The International Bureau of WIPO  
 34, chemin des Colombettes  
 1211 Geneva 20, Switzerland

Facsimile No. (41-22) 740.14.35

Authorized officer:

Susumu Kubo

Telephone No. (41-22) 338.83.38

002983846

THIS PAGE BLANK (USPTO)

## PENT COOPERATION TREATY

PCT

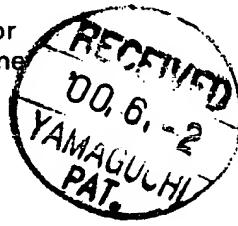
## NOTICE INFORMING THE APPLICANT OF THE COMMUNICATION OF THE INTERNATIONAL APPLICATION TO THE DESIGNATED OFFICES

(PCT Rule 47.1(c), first sentence)

From the INTERNATIONAL BUREAU

To:

YAMAGUCHI, Kunio  
 Hirayama Bldg. 5th floor  
 15-2, Uchikanda 1-chome  
 Chiyoda-ku  
 Tokyo 101-0047  
 JAPON



Date of mailing (day/month/year)
25 May 2000 (25.05.00)

Applicant's or agent's file reference
S99P1271WO00

## IMPORTANT NOTICE

International application No.	International filing date (day/month/year)	Priority date (day/month/year)
PCT/JP99/06332	12 November 1999 (12.11.99)	12 November 1998 (12.11.98)

Applicant
SONY CORPORATION et al

1. Notice is hereby given that the International Bureau has communicated, as provided in Article 20, the international application to the following designated Offices on the date indicated above as the date of mailing of this Notice:  
 JP,US

In accordance with Rule 47.1(c), third sentence, those Offices will accept the present Notice as conclusive evidence that the communication of the international application has duly taken place on the date of mailing indicated above and no copy of the international application is required to be furnished by the applicant to the designated Office(s).

2. The following designated Offices have waived the requirement for such a communication at this time:  
 None

The communication will be made to those Offices only upon their request. Furthermore, those Offices do not require the applicant to furnish a copy of the international application (Rule 49.1(a-bis)).

3. Enclosed with this Notice is a copy of the international application as published by the International Bureau on 25 May 2000 (25.05.00) under No. WO 00/30278

## REMINDER REGARDING CHAPTER II (Article 31(2)(a) and Rule 54.2)

If the applicant wishes to postpone entry into the national phase until 30 months (or later in some Offices) from the priority date, a demand for international preliminary examination must be filed with the competent International Preliminary Examining Authority before the expiration of 19 months from the priority date.

It is the applicant's sole responsibility to monitor the 19-month time limit.

Note that only an applicant who is a national or resident of a PCT Contracting State which is bound by Chapter II has the right to file a demand for international preliminary examination.

## REMINDER REGARDING ENTRY INTO THE NATIONAL PHASE (Article 22 or 39(1))

If the applicant wishes to proceed with the international application in the national phase, he must, within 20 months or 30 months, or later in some Offices, perform the acts referred to therein before each designated or elected Office.

For further important information on the time limits and acts to be performed for entering the national phase, see the Annex to Form PCT/IB/301 (Notification of Receipt of Record Copy) and Volume II of the PCT Applicant's Guide.

The International Bureau of WIPO  
 34, chemin des Colombettes  
 1211 Geneva 20, Switzerland

Facsimile No. (41-22) 740.14.35

Authorized officer

J. Zahra

Telephone No. (41-22) 338.83.38

THIS PAGE BLANK (USPTO)



## 国際調査報告

(法8条、法施行規則第40、41条)  
 [PCT18条、PCT規則43、44]

出願人又は代理人 の書類記号 S99P1271W000	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220)及び下記5を参照すること。	
国際出願番号 PCT/JP99/06332	国際出願日 (日.月.年) 12.11.99	優先日 (日.月.年) 12.11.98
出願人(氏名又は名称) ソニー株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT18条)の規定に従い出願人に送付する。この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

この調査報告に引用された先行技術文献の写しも添付されている。

## 1. 国際調査報告の基礎

- a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。
- この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。
- b. この国際出願は、スクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。
- この国際出願に含まれる書面による配列表
- この国際出願と共に提出されたフレキシブルディスクによる配列表
- 出願後に、この国際調査機関に提出された書面による配列表
- 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表
- 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。
- 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記録した配列が同一である旨の陳述書の提出があった。

2.  請求の範囲の一部の調査ができない(第I欄参照)。

3.  発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は  出願人が提出したものを承認する。

次に示すように国際調査機関が作成した。

5. 要約は  出願人が提出したものを承認する。

第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1ヶ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、  
 第 3 図とする。  出願人が示したとおりである。

なし

出願人は図を示さなかった。

本図は発明の特徴を一層よく表している。

THIS PAGE BLANK (USPTO)

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int C1' H04J3/00, H04L12/56

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int C1' H04J3/00, H04L12/56, H04N7/24

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1926-1996年
日本国公開実用新案公報	1971-2000年
日本国登録実用新案公報	1994-2000年
日本国実用新案登録公報	1996-2000年

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	U.S. 5 280 483, A (Fujitsu Limited) 18.1月.1994 (18.01.94) 第31欄34行~32欄12行, 図25, 26	1, 5, 9, 13, 17, 18
Y	& J.P., 4-94237, A 特許請求の範囲第1項, 図1	2-4, 10-12
A		6-8, 14-16
Y	J.P., 6-350983, A (日本電信電話株式会社) 22.12月.1994 (22.12.94) 特許請求の範囲請求項1, 図1 (ファミリーなし)	2, 10
A		1, 3-9, 11-18
Y	J.P., 8-98160, A (日本ビクター株式会社) 12.4月.1996 (12.04.96) 特許請求の範囲請求項1, 2, 図1 (ファミリーなし)	3, 11
A		1-2, 4-10, 12-18

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示す  
もの

「E」国際出願日前の出願または特許であるが、国際出願日  
以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行  
日若しくは他の特別な理由を確立するために引用する  
文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって  
出願と矛盾するものではなく、発明の原理又は理  
論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明  
の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以  
上の文献との、当業者にとって自明である組合せに  
よって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

## 国際調査を完了した日

09.02.00

## 国際調査報告の発送日

22.02.00

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

## 特許庁審査官 (権限のある職員)

衣鳩 文彦

5K 9199



電話番号 03-3581-1101 内線 3556

THIS PAGE BLANK (USPTO)

## C (続き) 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	U.S. 5 1 4 0 4 1 7, A (Matsushita Electric Co., Ltd) 18.8月.1992 (18.08.92) 第7欄5行～10欄35行, 図4～11 & J.P., 3-22780, A 5頁右下欄12行～6頁右上欄9行, 図5	4, 12 1-3, 5-11, 13-18
Y A	J.P., 5-235985, A (松下電器産業株式会社) 10.9月.1993 (10.09.93) 第2欄1行～43行, 図3 (ファミリーなし)	4, 12 1-3, 5-11, 13-18
A	J.P., 3-96123, A (富士通株式会社) 22.4月.1991 (22.04.91) (ファミリーなし)	1-18
A	J.P., 63-181583, A (富士通株式会社) 26.7月.1988 (26.07.88) (ファミリーなし)	1-18
A	E.P., 853407, A (Digital Vision Laboratories Corporation) 15.7月.1998 (15.07.98) & J.P., 10-200494, A	1-18

**THIS PAGE BLANK (USPTO)**

PCT

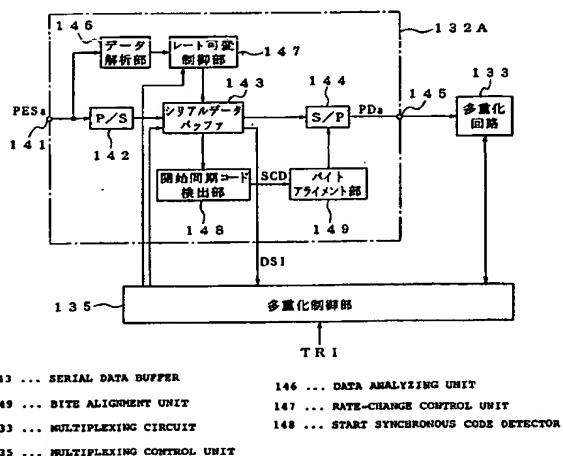
世界知的所有権機関  
国際事務局  
特許協力条約に基づいて公開された国際出願



(51) 国際特許分類7 H04J 3/00, H04L 12/56	A1	(11) 国際公開番号 WO00/30278
		(43) 国際公開日 2000年5月25日(25.05.00)
(21) 国際出願番号 PCT/JP99/06332		(81) 指定国 JP, US
(22) 国際出願日 1999年11月12日(12.11.99)		添付公開書類 国際調査報告書
(30) 優先権データ 特願平10/322465 1998年11月12日(12.11.98) JP		
(71) 出願人 (米国を除くすべての指定国について) ソニー株式会社(SONY CORPORATION)[JP/JP] 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo, (JP)		
(72) 発明者 ; および (75) 発明者／出願人 (米国についてのみ) 隅田哲夫(SUMIDA, Tetsuo)[JP/JP] 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo, (JP)		
(74) 代理人 山口邦夫, 外(YAMAGUCHI, Kunio et al.) 〒101-0047 東京都千代田区内神田1丁目15番2号 平山ビル5階 Tokyo, (JP)		

(54) Title: DATA MULTIPLEXING DEVICE AND DATA MULTIPLEXING METHOD, AND DATA TRANSMITTER

(54) 発明の名称 データ多重化装置およびデータ多重化方法、並びにデータ伝送装置



(57) Abstract

A data multiplexing device suitable for application to a digital satellite broadcasting system. Input video data PESa, which is parallel data in units of a bite, is converted to serial data by a P/S converter (142). The serial data is written and stored in a buffer (143). Data stored in the buffer is read under the control of a multiplexing control unit (135). The data read out is converted to parallel data of bite unit by an S/P converter (144) and outputted as output data PDa. When the amount of data stored in the buffer increases, the amount of data is reduced referring to the results of analysis by a data analyzing unit (146) under the control of a rate-change control unit (147) by, for example, discarding high-order DCT coefficients so as to change the rate. Thus an increase of the amount of data stored in the buffer is suppressed, an increase of the delay caused in multiplexing is avoided, and drawbacks such as desynchronization on the reception side are prevented.

ディジタル衛星放送システム等に適用して好適なデータ多重化装置等である。入力ビデオデータ P E S a を、 P / S 変換器 (142) でバイト単位のパラレルデータからシリアルデータに変換し、その後にバッファ (143) に書き込み、蓄積する。バッファの蓄積データを、多重化制御部 (135) の制御により読み出し、その読み出しデータを S / P 変換器 (144) でシリアルデータからバイト単位のパラレルデータに変換して出力データ P D a とする。バッファのデータ蓄積量が増加していく場合、レート可変制御部 (147) の制御により、データ解析部 (146) の解析結果を参照し、例えば高次の D C T 係数を廃棄してデータ量を削減し、レート変更をする。これにより、バッファのデータ蓄積量の増加が抑制され、多重化の際の遅延時間の増大が回避され、受信側での同期破綻等の不都合が防止される。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

A E	アラブ首長国連邦	D M	ドミニカ	K Z	カザフスタン	R U	ロシア
A L	アルベニア	E E	エストニア	L C	セントルシア	S D	スードン
A M	アルメニア	E S	スペイン	L I	リヒテンシュタイン	S E	スウェーデン
A T	オーストリア	F I	フィンランド	L K	スリ・ランカ	S G	シンガポール
A U	オーストラリア	F R	フランス	L R	リベリア	S K	スロヴェニア
A Z	オゼルバイジャン	G A	ガボン	L S	レソト	S L	スロヴァキア
B A	ボズニア・ヘルツェゴビナ	G B	英國	L T	リトアニア	S N	シエラ・レオネ
B B	バルバドス	G D	グレナダ	L U	ルクセンブルグ	S Z	セネガル
B E	ベルギー	G E	グルジア	L V	ラトヴィア	T D	スウェーデン
B F	ブルガニア・ファン	G H	ガーナ	M A	モロッコ	T G	トーゴー
B G	ブルガリア	G M	ガンビア	M C	モナコ	T J	タジキスタン
B J	ベナン	G N	ギニア	M D	モルドバ	T Z	タンザニア
B R	ブラジル	G W	ギニア・ビサオ	M G	マダガスカル	T M	トルクメニスタン
B Y	ベラルーシ	G R	ギリシャ	M K	マケドニア旧ユーゴスラヴィア	T R	トルコ
C A	カナダ	H R	クロアチア	M L	共和国	T T	トリニダッド・トバゴ
C F	中央アフリカ	H U	ハンガリー	M N	マリ	U A	ウクライナ
C G	コンゴー	I D	インドネシア	M R	モンゴル	U G	ウガンダ
C H	スイス	I E	アイルランド	M W	モーリタニア	U S	米国
C I	コートジボアール	I L	イスラエル	M X	マラウイ	U Z	ウズベキスタン
C M	カメルーン	I N	インド	N E	メキシコ	V N	ヴィエトナム
C N	中国	I S	アイスランド	N L	ニジエール	Y U	ヨーロースラビア
C R	コスタ・リカ	I T	イタリア	N O	オランダ	Z A	南アフリカ共和国
C U	キューバ	J P	日本	N Z	ノールウェー	Z W	ジンバブエ
C Y	キプロス	K E	ケニア	P L	ニュージーランド		
C Z	チェコ	K G	キルギスタン	P T	ポーランド		
D E	ドイツ	K P	北朝鮮	P T	ポルトガル		
D K	デンマーク	K R	韓国	R O	ルーマニア		

## 明細書

## データ多重化装置およびデータ多重化方法、並びにデータ伝送装置

## 技術分野

この発明は、例えばディジタル衛星放送システム等に適用して好適なデータ多重化装置およびデータ多重化方法、並びにデータ伝送装置に関する。

## 背景技術

近年、ディジタル衛星放送システムが普及しつつある。このシステムにおいては、ビデオ信号およびオーディオ信号についてMPEG規格等によるディジタル圧縮符号化を行うと共にMPEG規格等による多重化を行って得られたビットストリームを衛星を介して送信し、受信側ではそのビットストリームを受信し、ビデオデータやオーディオデータを分離した後にデコード処理をしてビデオ信号やオーディオ信号を得るようになっている。

ビットストリームとしては、例えばMPEG 2 (Moving Picture Experts Group 2) トランスポートストリームが使用される。図15Bは、MPEG 2トランスポートストリームを示しており、複数のプログラム、例えば#1～#3のプログラムの188バイト固定長のトランスポートストリーム・パケット（以下、「TSパケット」という）が連続したものになっている。各TSパケットは、図15Aに示すように、4バイトのパケットヘッダと、184バイトのアダプテーション・フィールドおよび／またはペイロードとで構成されている。

パケットヘッダには、TSパケットの先頭を検出するための同期バイト、該当パケットの個別ストリーム（データ列）の属性を示すPID (Packet Identification: パケット識別子)、このパケットでのアダプテーション・フィールドの有無およびペイロードの有無を示すアダプテーションフィールド制御情報等が配されている。アダプテーションフィールドには、個別ストリームに関する付加情報やスタッフィングバイト（無効データバイト）が配される。ペイロードには、例えば図15Cに示すビデオやオーディオのPES (Packetized

Elementary Stream) パケットが再分割されて配されている。

入力データを可変レートで扱うことにより、画質や伝送効率の向上を図る技術も実用化されてきており、データ多重化装置では、統計多重等の技術により、可変レートの複数の入力データの多重を行っている。しかし、入力データを可変レートで扱うことで、制御の複雑さによる多重遅延の増加やエンコーダ側への過度な制約といった様々な課題が存在している。

図16は、ビデオ信号V a, V b, V cに係る入力データを多重する際の入力レートの総和の変動例を示している。時刻t1から時刻t2の期間、入力レートの総和は、出力伝送レートR1を上回っており、この期間のデータは伝送できないか、またはバッファ内で遅延された上で伝送されることになる。バッファ内の遅延を許す場合、伝送レートが固定であるときは、バッファ内のデータ蓄積量は、入力レートの可変度合いにより増減することになる。これにより、場合によっては、多重化する際の遅延時間が非常に大きくなり、受信側で同期破綻を招き、結果として画像や音声の断続につながる。送信側では、このような事態を防止する必要がある。

また、優先度情報を有する入力データを多重する場合には、一般的に優先度の高い入力データが優先的に多重され、その間他の入力データはバッファに蓄積されることになる。したがって、この場合には、バッファ内におけるデータ蓄積量の変動は、より顕著なものとなる。

この発明の目的は、多重化の際の遅延時間の増大を回避し、それによる受信側での同期破綻等の不都合を防止し得るデータ多重化装置等を提供することにある。

#### 発明の開示

この発明に係るデータ多重化装置は、複数の入力データをそれぞれ蓄積する複数個のバッファと、この複数個のバッファのデータ蓄積量をそれぞれ検出する蓄積量検出手段と、複数個のバッファのデータ蓄積量に応じて、複数個のバッファの蓄積データに対しそれぞれデータ量の削減処理を施して複数の出力データを得る出力データ生成手段と、複数の出力データを多重して多重化データを得るデータ多重化手段とを備えるものである。

また、この発明に係るデータ多重化方法は、複数の入力データをそれぞれ複数個のバッファに蓄積する工程と、複数個のバッファの蓄積量をそれぞれ検出する工程と、複数個のバッファのデータ蓄積量に応じて、当該複数個のバッファの蓄積データに対しそれぞれデータ量の削減処理を施して複数の出力データを得る工程と、この複数の出力データを多重して多重化データを得る工程とを有するものである。

また、この発明に係るデータ伝送装置は、複数の入力データを多重して多重化データを得るデータ多重化部と、この多重化データを伝送するデータ伝送部とを有するものであって、データ多重化部は、複数の入力データをそれぞれ蓄積する複数個のバッファと、この複数個のバッファのデータ蓄積量をそれぞれ検出する蓄積量検出手段と、複数個のバッファのデータ蓄積量に応じて、当該複数個のバッファの蓄積データに対し、それぞれデータ量の削減処理を施して複数の出力データを得る出力データ生成手段と、この複数の出力データを多重して多重化データを得るデータ多重化手段とを備えるものである。

この発明において、複数の入力データはそれぞれ複数のFIFO等で構成されるバッファに供給されて書き込まれ、蓄積されていく。そして、この複数個のバッファの蓄積データに対し、それぞれデータ蓄積量に応じてデータ量の削減処理が行われて複数の出力データが得られる。この場合、データ蓄積量が多くなっていくときは削減量が多くされる。

なお、データ量の削減処理を、データ蓄積量と共に、伝送レートや入力データの優先度を参照して行ってもよい。例えば、伝送レートが大きいときは、削減量が少なくされ、伝送レートが小さいときは削減量が多くされる。また例えば、優先度が高いときは削減量が少なくされ、優先度が低いときは削減量が多くされる。入力データが離散コサイン変換を利用した圧縮データである場合、データ量の削減は、離散コサイン変換の高次係数の廃棄により可能となる。

上述したようにデータ量の削減処理が行われて得られる複数の出力データが多重されて多重化データが得られる。そして、この多重化データが受信側に伝送されることとなる。このように、データ蓄積量に応じてデータ量の削減処理を行つて複数の出力データを得ることで、バッファのデータ蓄積量の増加が抑制され、

多重化の際の遅延時間の増大が回避され、受信側での同期破綻等の不都合が防止される。

#### 図面の簡単な説明

図1は、実施の形態1としてのディジタル衛星放送システムの構成を示すブロック図である。図2は、多重化装置の構成を示すブロック図である。図3は、レート可変型多重バッファの構成を示すブロック図である。図4は、レート可変型多重バッファの他の構成を示すブロック図である。図5は、レート可変型多重バッファ内のレート変換部の構成例を示すブロック図である。図6は、レート変換部内の1ビット切換部の構成を示す図である。図7は、1ビット切換部の各信号の関係を示す図である。図8は、レート変換部内のnビット切換部の構成を示す図である。図9は、nビット切換部の各信号の関係を示す図である。図10は、レート変換部の動作例を示す図である。図11は、レート変換部、バレルシフタの動作例を示す図である。図12は、実施の形態2としての多重化装置の構成を示すブロック図である。図13は、優先度情報を利用したレート変更例を説明するための図である。図14は、実施の形態3としての多重化装置の構成を示すブロック図である。図15A～Cは、MPEG2のTSパケットやPESパケットの構成を説明するための図である。図16は、多重時の入力信号レートの変動を示す図である。

#### 発明を実施するための最良の形態

図1は、実施の形態1としてのディジタル衛星放送システム100の構成を示している。

この放送システム100は、送信側に、ビデオ信号V<sub>a</sub>～V<sub>c</sub>をそれぞれ例えればMPEG規格で圧縮符号化するビデオ符号化器111A～111Cと、このビデオ符号化器111A～111Cより出力されるビデオデータ（ビデオのPESパケット）PES<sub>a</sub>～PES<sub>c</sub>をそれぞれTSパケットにパケット化して多重し、トランスポートストリームTS（図15B参照）を得る多重化装置114と、このトランスポートストリームTSをディジタル変調すると共に、所定周波数帯に

アップコンバートして放送信号を得る送信装置 115 と、この放送信号を衛星 120 に送信するための送信アンテナ 116 とを有している。

なお、ビデオデータ PESa～PESc は、それぞれバイト単位のパラレルデータである。また、図 15B には図示せずも、実際には、各 TS パケット (188 バイト) にはそれぞれ 16 バイトの誤り訂正用パリティが付加され、受信側での誤り訂正処理に利用される。また、多重化装置 114 には、ビデオ符号化器 111A～111C で生成されるビデオデータ PESa～PESc を供給する代わりに、例えばディスク装置等の再生装置で再生されるビデオデータ PESa～PESc を供給する構成も考えられる。

また、放送システム 100 は、受信側に、衛星 120 より送信されてくる放送信号を受信するための受信アンテナ 117 と、この受信アンテナ 117 で受信された放送信号に対して復調処理やデコード処理等を行って所定のプログラムのビデオ信号 Vo を得る受信装置 118 と、このビデオ信号 Vo による画像を表示するためのモニタ 119 とを有している。

以上の構成において、送信側のビデオ符号化器 111A～111C ではそれぞれビデオ信号 Va～Vc の圧縮符号化が行われてビデオデータ PESa～PESc が形成され、このビデオデータ PESa～PESc は多重化装置 114 に供給される。多重化装置 114 ではビデオデータ PESa～PESc がそれぞれ TS パケットにパケット化され、その後に多重化されて MPEG2 のトランSPORT STREAM TS が形成され、このトランSPORT STREAM TS は送信装置 115 に供給される。

送信装置 115 では、トランSPORT STREAM TS に対してデジタル変調処理やアップコンバート処理がされて放送信号が形成される。そして、この放送信号が送信アンテナ 116 に供給され、この放送信号が送信アンテナ 116 より衛星 120 に向かって送信される。

また、衛星 120 より送信される放送信号が受信側の受信アンテナ 117 で受信され、受信された放送信号は受信装置 118 に供給される。この受信装置 118 では、受信された放送信号に対して復調処理やデコード処理等が行われて所定のプログラムのビデオ信号 Vo が得られる。そして、このビデオ信号 Vo がモニタ

119に供給され、このモニタ119にはビデオ信号V<sub>0</sub>による画像が表示される。

図2は、多重化装置114の構成を示している。この多重化装置114は、ビデオ符号化器111A～111Cより出力されるビデオデータPES<sub>a</sub>～PES<sub>c</sub>をそれぞれ入力する入力端子130A～130Cと、ビデオデータPES<sub>a</sub>～PES<sub>c</sub>を、それぞれバッファに書き込むと共にそれより読み出し、TSパケットを構成するデータPD<sub>a</sub>～PD<sub>c</sub>を順次出力するレート可変型多重バッファ132A～132Cとを有している。

また、多重化装置114は、データPD<sub>a</sub>～PD<sub>c</sub>にそれぞれパケットヘッダを付加すると共に誤り訂正用のパリティを付加してTSパケットを形成し、その後に各TSパケットを多重化してトランスポートストリームTSを形成する多重化回路133と、このトランスポートストリームTSを出力する出力端子134と、レート可変型多重バッファ132A～132Cおよび多重化回路133の動作を制御する多重化制御部135と、送信装置115より供給される伝送レート情報TRIを入力する入力端子136とを有している。入力端子136に入力される伝送レート情報TRIは、多重化制御部135に供給される。

図3は、レート可変型多重バッファ132Aの構成を示している。このレート可変型多重バッファ132Aは、ビデオデータPES<sub>a</sub>が入力される入力端子141と、この入力端子141に入力されるビデオデータPES<sub>a</sub>をバイト単位のパラレルデータからシリアルデータに変換するパラレル／シリアル変換器（以下、「P／S変換器」という）142と、このP／S変換器142より出力されるシリアルデータを書き込み、蓄積するシリアルデータバッファ143とを有している。ここで、バッファ143はデータ蓄積量の検出機能を備えており、検出された蓄積量情報DSIは、多重化制御部135に供給される。

また、レート可変型多重バッファ132Aは、シリアルデータバッファ143より読み出されるシリアルデータをバイト単位のパラレルデータに変換して出力データとしてのデータPD<sub>a</sub>を得るシリアル／パラレル変換器（以下、「S／P変換器」という）144と、このS／P変換器144で得られるデータPD<sub>a</sub>を出力する出力端子145とを有している。

また、レート可変型多重バッファ132Aは、入力端子141に入力されるビ

デオデータ P E S a のデータ解析を行うデータ解析部 1 4 6 と、多重化制御部 1 3 5 の制御のもと、バッファ 1 4 3 のデータ蓄積量の増加に対応して、バッファ 1 4 3 からの蓄積データの読み出しが選択的に行われるよう制御し、バッファ 1 4 3 のデータ蓄積量の増加を抑制するレート可変制御部 1 4 7 を有している。

上述せども、ビデオデータ P E S a はビデオの P E S パケットであつて、ペイロードに配される画像データは、8 画素 × 8 ラインのブロック単位で離散コサイン変換 (D C T : discrete cosine transform) の演算をし、得られる D C T 係数を量子化し、その後にジグザグスキャン等のスキャンをして D C T 係数を可変長符号化したものである。データ解析部 1 4 6 では、例えばビデオデータ P E S a のどの部分が何次の D C T 係数に係るデータであるかが解析される。そして、このデータ解析部 1 4 6 よりレート可変制御部 1 4 7 にその解析結果が供給され、レート可変制御部 1 4 7 は、その解析結果を参照し、バッファ 1 4 3 からの蓄積データの読み出し時に、高次の D C T 係数が廃棄されるように制御する。この場合、データ蓄積量の増加が大きくなるほど廃棄する D C T 係数の最低次数が下げられて、データ蓄積量の増加が抑制される。

また、レート可変型多重バッファ 1 3 2 A は、シリアルデータバッファ 1 4 3 の蓄積データより開始同期コードを検出する開始同期コード検出部 1 4 8 と、この開始同期コード検出部 1 4 8 の検出出力 S C D に基づいて、S / P 変換器 1 4 4 の動作を制御し、S / P 変換器 1 4 4 より出力されるデータ P D a を、開始同期コードの前でバイトデータが完結したものとするバイトアライメント部 1 4 9 とを有している。

周知のように、M P E G 2 のビデオの符号化データは、シーケンス層からブロック層までの階層構成をとっている。そして、スライス層以上には、先頭に同期開始コードが配されている。ここで、各同期コードは 4 バイトで構成され、先頭から 3 バイトは「0 0 0 0 1 (H)」となっている。そこで、開始同期コード検出部 1 4 8 では、この 3 バイト部分をパターンマッチング等の方法で検出することで、開始同期コードの検出が行われる。

次に、図 3 に示すレート可変型多重バッファ 1 3 2 A の動作を説明する。入力端子 1 4 1 に入力されるビデオデータ P E S a は、P / S 変換器 1 4 2 でバイト

単位のパラレルデータからシリアルデータに変換され、その後にバッファ 143 に供給されて書き込まれ、蓄積される。

また、入力端子 141 に入力されるビデオデータ P E S a はデータ解析部 146 に供給されてデータ解析がされる。データ解析部 146 では、例えばビデオデータ P E S a のどの部分が何次のD C T 係数に係るデータであるかが解析される。この解析結果はレート可変制御部 147 に供給される。

バッファ 143 の蓄積データは、多重化制御部 135 の制御により読み出される。この場合、バッファ 143 からの蓄積データの読み出しは、他のレート可変型多重バッファ 132B, 132C における蓄積データの読み出しや伝送レート情報 T R I で示される伝送レートとの兼ね合いで制限されるが、バッファ 143 のデータ蓄積量が増加していく場合には、レート可変制御部 147 の制御により、データ解析部 146 の解析結果が参照されて、蓄積データが選択的に読み出され、データ量の削減が行われる。例えば、高次のD C T 係数を廃棄することで、データ量の削減が行われる。この場合、データ蓄積量の増加が大きくなる程廃棄する D C T 係数の最低次数が下げられる。これにより、バッファ 143 のデータ蓄積量の増加が抑制され、多重化の際の遅延時間の増大が回避される。

バッファ 143 の読み出しデータは、S/P 変換器 144 でシリアルデータからバイト単位のパラレルデータに変換されてデータ P D a が得られ、このデータ P D a が出力端子 145 に導出される。この場合、バッファ 143 の蓄積データより M P E G 2 の符号化コードの開始同期コードが検出され、その検出出力 S C D に基づいて、バイトアライメント部 149 により S/P 変換器 144 の動作が制御される。これにより、S/P 変換器 144 より出力されるデータ P D a は、各開始同期コードの前でバイトデータが完結したものとされる。

図 2 に戻って、詳細説明は省略するが、レート可変型多重バッファ 132B, 132C も、上述したレート可変型多重バッファ 132A と同様に構成され、同様の動作をし、データ P D b, P D c を順次出力する。

図 2 に示す多重化装置 114 の動作を説明する。入力端子 130A よりレート可変型多重バッファ 132A にビデオデータ P E S a が供給され、このレート可変型多重バッファ 132a より T S パケットを構成するデータ P D a が順次出力

される。また、入力端子 130B よりレート可変型多重バッファ 132B にビデオデータ PESb が供給され、このレート可変型多重バッファ 132b より TS パケットを構成するデータ PDb が順次出力される。さらに、入力端子 130C よりレート可変型多重バッファ 132C にビデオデータ PESc が供給され、このレート可変型多重バッファ 132C より TS パケットを構成するデータ PDC が順次出力される。

レート可変型多重バッファ 132A～132C より出力されるデータ PDa～PDC は多重化回路 133 に供給される。この多重化回路 133 では、データ PDa～PDC にそれぞれパケットヘッダが付加されると共に、誤り訂正用のパリティが付加されて TS パケットが形成される。また、多重化回路 133 では、データ PDa～PDC よりそれぞれ形成された TS パケットが多重化されてトランスポートストリーム TS が形成され、このトランスポートストリーム TS が出力端子 134 に導出される。

以上説明したように、実施の形態 1 においては、多重化装置 114 のレート可変型多重バッファ 132A～132C (図 3 参照) において、シリアルデータバッファ 143 より、そのデータ蓄積量に応じて、蓄積データが選択的に読み出されるものである。例えば、データ蓄積量が増加していく場合には、高次の DCT 係数が廃棄され、データ量の削減が行われる。したがって、ビデオデータ PESa～PESc が可変レートのものであっても、バッファ 143 のデータ蓄積量の増加が抑制され、多重化の際の遅延時間の増大が回避され、それによる受信側での同期破綻等の不都合を良好に防止できる。

なお、レート可変型多重バッファ 132A～132C は、図 3 に示す構成とする代わりに、図 4 に示す構成とすることも考えられる。図 4 に示すレート可変型多重バッファ 132A' を説明する。

このレート可変型多重バッファ 132A' は、ビデオデータ PESa が入力される入力端子 151 と、この入力端子 151 に入力されるビデオデータ PESa を所定時間だけ遅延させる時間調整用のディレイ部 152 と、このディレイ部 152 で遅延されたビデオデータ PESa を書き込み、蓄積するパラレルデータバッファ 153 とを有している。ここで、バッファ 153 はデータ蓄積量の検出機

能を備えており、蓄積量情報D S Iは多重化制御部135に供給される。

また、レート可変型多重バッファ132A'は、入力端子151に供給されるビデオデータP E S aのデータ解析を行って、複数(n)のデータ削減率に対応して、上述のバッファ153に蓄積されるビデオデータP E S aの各バイトのビットデータの有効無効を示すビットイネーブルデータD 1～D nを生成すると共に、ビデオデータP E S aよりパターンマッチング等の方法で開始同期コードを検出するデータ解析部154と、データD 1～D nをバイト単位で書き込み、蓄積する複数個のビットイネーブルバッファ155-1～155-nとを有している。

ここで、データD 1～D nは、例えば「1」が有効を示し、「0」が無効を示すものとされる。また、データ解析部154では、例えばビデオデータP E S aのどの部分が何次のD C T係数に係るデータであるかが解析され、複数のデータ削減率に対応して、それぞれビデオデータP E S aの所定次数以上のD C T係数の部分を無効とするようにデータD 1～D nが生成される。この場合、データ削減率が高いほど、無効にするD C T係数の最低次数を下げていくこととなる。

また、レート可変型多重バッファ132A'は、多重化制御部135の制御のもと、データ蓄積量に対応して、バッファ155-1～155-nからそれぞれ読み出されるデータD 1～D nのいずれかを選択的に取り出すイネーブル制御部156と、バッファ153より読み出されるビデオデータP E S aの各バイトのビットデータより、イネーブル制御部156で取り出されるビットイネーブルデータDを使用して、無効のビットデータを廃棄するレート変換部157とを有している。

なお、バッファ153からの蓄積データの読み出しは、多重化制御部135の制御により行われる。バッファ155-1～155-nの書き込み、読み出しは、バッファ153の書き込み、読み出しに対応して行われる。また、レート変換部157において、バッファ153より供給されるビデオデータP E S aの各バイトのビットデータに対応したビットイネーブルデータDが供給されるように、上述したディレイ部152の遅延時間が設定されている。

また、レート可変型多重バッファ132A'は、レート変換部157の出力データ、つまりビデオデータP E S aの各バイトの有効ビットデータを、バイト単

位のパラレルデータに変換して出力データとしてのデータ P D a を得るバレルシフタ 158 と、このデータ P D a を出力する出力端子 159 と、データ解析部 154 からの開始同期コードの検出出力 S C D に基づいて、バレルシフタ 158 の動作を制御し、このバレルシフタ 158 より出力されるデータ P D a を、開始同期コードの前でバイトデータが完結したものとするバイトアライメント部 160 とを有している。

上述したように、レート変換部 157 では、ビデオデータ P E S a の各バイトのビットデータより無効のビットデータが廃棄される。具体的には、レート変換部 157 において、ビデオデータ P E S a の各バイトデータに対応して、それぞれその有効ビットデータが M S B (most significant bit) 側に詰められ、その他のビットデータは「0」とされたバイトデータ B Y D および有効ビットのデータ長情報 N が生成される。バレルシフタ 158 では、レート変換部 157 より供給されるバイトデータ B Y D およびデータ長情報 N を使用して、バイト単位のパラレルデータが形成される。

図 5 は、レート変換部 157 の構成例を示している。このレート変換部 157 は、1 ビット切換部 171 ~ 8 ビット切換部 178 と、R O M テーブル 179 とから構成されている。ビデオデータ P E S a の各バイトのビットデータを a7 ~ a0 とし、バイト単位の各ビットトイネーブルデータ D のビットデータを b7 ~ b0 とする。

1 ビット切換部 171 には、a0 が入力信号として供給され、b0 が制御信号として供給され、2 ビット切換部 172 ~ 8 ビット切換部 178 には、それぞれ 1 ビット切換部 171 ~ 7 ビット切換部 177 の出力信号および a1 ~ a7 が入力信号として供給され、b1 ~ b7 が制御信号として供給され、そして 8 ビット切換部 178 よりバイトデータ B Y D (c7 ~ c0) が出力される。また、R O M テーブル 179 の入力信号として b7 ~ b0 が供給され、この R O M テーブル 179 より b7 ~ b0 のうち「1」の個数を示すデータ長情報 N が出力される。

図 6 は、1 ビット切換部 171 の構成を示している。この 1 ビット切換部 171 は 2 個の固定端子 f0, f1 と 1 個の可動端子 g1 とを有する切換スイッチである。固定端子 f0 には「0」が供給され、固定端子 f1 には入力信号 a0 が供給され、可

動端子  $g_1$  より出力信号が導出される。制御信号  $b_0$  が「1」であるとき、可動端子  $g_1$  が固定端子  $f_1$  に接続され、入力信号  $a_0$  がそのまま出力信号として導出される。一方、制御信号  $b_0$  が「0」であるとき、可動端子  $g_1$  が固定端子  $f_0$  に接続され、「0」が出力信号として導出される。図7は、1ビット切換部171の各信号の関係を示している。

図8は、 $n$  ( $n = 2 \sim 8$ ) ビット切換部170の構成を示している。この $n$ ビット切換部170は $(n+1)$ 個の固定端子  $f_0, f_1, f_2, \dots, f_{n-1}, f_n$ と、 $n$ 個の可動端子  $g_1, g_2, \dots, g_{n-1}, g_n$ とを有する切換スイッチである。固定端子  $f_0$ には「0」が供給され、固定端子  $f_1, f_2, \dots, f_{n-1}, f_n$ にはそれぞれ入力信号  $I_1, I_2, \dots, I_{n-1}, I_n$ が供給され、可動端子  $g_1, g_2, \dots, g_{n-1}, g_n$ よりそれぞれ出力信号  $O_1, O_2, \dots, O_{n-1}, O_n$ が導出される。

例えば、2ビット切換部172であるときは、3個の固定端子  $f_0, f_1, f_2$ と、2個の可動端子  $g_1, g_2$ とを有する切換スイッチである。そして、固定端子  $f_0$ には「0」が供給され、さらに固定端子  $f_1$ には1ビット切換部171の出力信号が入力信号  $I_1$ として供給され、 $a_1$ が入力信号  $I_2$ として供給され、可動端子  $g_1, g_2$ より出力信号  $O_1, O_2$ が導出される。

また例えば、8ビット切換部178であるときは、9個の固定端子  $f_0, f_1, f_2, \dots, f_8$ と、8個の可動端子  $g_1, g_2, \dots, g_8$ とを有する切換スイッチである。そして、固定端子  $f_0$ には「0」が供給され、さらに固定端子  $f_1, f_2, \dots, f_7$ には、7ビット切換部171の出力信号  $O_1, O_2, \dots, O_7$ がそれぞれ入力信号  $I_1, I_2, \dots, I_7$ として供給され、 $a_7$ が入力信号  $I_8$ として供給され、可動端子  $g_1, g_2, \dots, g_8$ よりそれぞれバイトデータ  $BYD[c_0 \sim c_7]$ を構成する出力信号  $O_1, O_2, \dots, O_8$ が導出される。

制御信号が「1」であるとき、可動端子  $g_1, g_2, \dots, g_{n-1}, g_n$ がそれぞれ固定端子  $f_1, f_2, \dots, f_{n-1}, f_n$ に接続され、入力信号  $I_1, I_2, \dots, I_{n-1}, I_n$ がそのまま出力信号  $O_1, O_2, \dots, O_{n-1}, O_n$ として導出される。一方、制御信号が「0」であるとき、可動端子  $g_1, g_2, \dots, g_{n-1}, g_n$ がそれぞれ固定端子  $f_0, f_1, \dots, f_{n-2}, f_{n-1}$ に接続され、「0」

が出力信号O1として導出されると共に、入力信号I1, ..., In-2, In-1がそれぞれ出力信号O2, ..., On-1, Onとして導出される。図9はnビット切換部170の各信号の関係を示している。ただし、I0=「0」とする。

図10は、レート変換部157のバイトデータBYDを得る動作例を示している。この例は、ビデオデータPESaのビットデータ[a7~a0]が[10110111]で、ビットイネーブルデータDのビットデータ[b7~b0]が[00101110]である場合の例である。この場合、バイトデータBYD[c7~c0]として[1011000]が生成される。これは、ビットデータ[a7~a0]の有効ビットデータがMSB側に詰められ、他のビットデータが「0」とされたものである。なお、この例の場合、ROMテーブル179より出力されるデータ長情報Nは、4を示すものとなる。

図11は、イネーブル制御部156で選択されているビットイネーブルバッファとパラレルデータバッファ153の内部にそれぞれ蓄積されているデータと、レート変換部157の出力データと、パレルシフタ158の出力データの一例を示している。

次に、図4に示すレート可変型多重バッファ132A'の動作を説明する。入力端子151に入力されるビデオデータPESaは、ディレイ部152を介してパラレルデータバッファ153に供給されてバイト単位で書き込まれ、蓄積される。また、入力端子151に入力されるビデオデータPESaはデータ解析部154に供給されてデータ解析がされる。そして、このデータ解析部154では、複数(n)のデータ削減率に対応して、上述のバッファ153に蓄積されるビデオデータPESaの各バイトのビットデータの有効無効を示すビットイネーブルデータD1~Dnが生成される。

データ解析部154では、例えばビデオデータPESaのどの部分が何次のDCT係数に係るデータであるかが解析され、複数のデータ削減率に対応して、それぞれビデオデータPESaの所定次数以上のDCT係数の部分を無効とするようデータD1~Dnが生成される。このビットイネーブルデータD1~Dnは、それぞれビットイネーブルバッファ155-1~155-nに供給されてバイト単位で書き込まれ、蓄積される。

バッファ153の蓄積データおよびバッファ155-1～155-nのビットイネーブルデータは、多重化制御部135の制御により、同期して読み出される。そして、バッファ155-1～155-nからそれぞれ読み出されるデータD1～Dnのいずれかがイネーブル制御部156で選択的に取り出されてレート変換部157に供給される。

レート変換部157では、イネーブル制御部156で取り出されるビットイネーブルデータDを使用して、バッファ153より読み出されるビデオデータPESaの各バイトのビットデータより無効のビットデータが廃棄される。すなわち、レート変換部157では、ビデオデータPESaの各バイトデータに対応して、それぞれその有効ビットデータがMSB側に詰められ、その他のビットデータは「0」とされたバイトデータBYDおよび有効ビットのデータ長情報Nが生成される。

レート変換部157で生成されるバイトデータBYDおよび有効ビットのデータ長情報Nはバレルシフタ158に供給される。このバレルシフタ158では、バイトデータBYDおよびデータ長情報Nに基づいて、ビデオデータPESaの各バイトの有効ビットデータがバイト単位のパラレルデータに変換され、出力データとしてのデータPDaが得られる。そして、このデータPDaが出力端子159に導出される。

ここで、ビデオデータPESaよりデータ解析部154でMPEG2の符号化コードの開始同期コードが検出され、その検出出力SCDに基づいて、バイトアライメント部160によりバレルシフタ158の動作が制御される。これにより、バレルシフタ158より出力されるデータPDaは、各開始同期コードの前でバイトデータが完結したものとされる。

上述せすも、バッファ153からの蓄積データの読み出しへ、他のレート可変型多重バッファにおける蓄積データの読み出しや、伝送レート情報TRIで示される伝送レートとの兼ね合いで制限されるが、バッファ153のデータ蓄積量が増加していく場合には、多重化制御部135の制御により、イネーブル制御部156でデータ削減率がより高くなるビットイネーブルデータが選択され、データ量の削減が行われる。この場合、データ蓄積量の増加が大きい程、データ削減率

の高いビットイネーブルデータが選択される。これにより、バッファ153のデータ蓄積量の増加が抑制され、多重化の際の遅延時間の増大が回避される。

このように、図4に示すレート可変型多重バッファ132A'においては、パラレルデータバッファ153の蓄積量に応じて、イネーブル制御部156で所定のデータ削減率のビットイネーブルデータが選択され、レート変換部157で選択的にビットデータが廃棄されるものである。例えば、データ蓄積量が増加していく場合には、高次のDCT係数が廃棄されて、データ量の削減が行われる。したがって、ビデオデータPESaが可変レートのものであっても、バッファ153のデータ蓄積量の増加が抑制され、多重化の際の遅延時間の増大が回避され、それによる受信側での同期破綻等の不都合を良好に防止できる。また、図3に示すレート可変型多重バッファ132Aに比べて、P/S変換器、S/P変換器が不要となり、ハードウェア規模を小さくできる。

次に、この発明の実施の形態2について説明する。図12は、実施の形態2としての多重化装置114Aの構成を示している。この図12において、図2と対応する部分には同一符号を付し、その詳細説明は省略する。

この多重化装置114Aは、ビデオ符号化器111A～111Cより出力される優先度情報PRa～PRcをそれぞれ入力する入力端子136A～136Cを有している。そして、入力端子136A～136Cに入力される優先度情報PRa～PRcが多重化制御部135に供給される。

多重化制御部135は、各レート可変型多重バッファ132A～132C内のデータバッファのデータ蓄積量の増加だけでなく、優先度情報PRa～PRcに基づいて、各レート可変型多重バッファ132A～132Cにおけるデータ削減量を制御し、多重化回路133より出力されるトランスポートストリームTSの出力レート（以下、単に、「出力レート」という）が、伝送レート情報TRIで示される伝送レートに適合するように制御する。

図12に示す多重化装置114Aのその他は図2に示す多重化装置114と同様に構成され、同様の動作をする。なお、多重化装置114Aは優先度情報PRa～PRcがビデオデータPESa～PEScとは別個に入力されるものであるが、優先度情報PRa～PRcが含まれるビデオデータPESa～PEScが入

力されるものであってもよい。その場合、ビデオデータPESa～PEScより優先度情報PRa～PRcを分離する分離部が必要となる。

図13は、図12に示す多重化装置114Aの動作例を示している。この例では、ビデオデータPESa～PEScのレートを同一固定レートとし、レートの総和と初期伝送レートをR1とし、他のデータや冗長データは一切多重しないものとする。そして、ビデオデータPESa～PEScの優先度は、PESa > PESb > PEScの順とし、ビデオデータPESaの優先順位が最も高いものとする。

ここで、時刻t1において、R1からR2への伝送レートの変更が多重化装置114Aに対してなされた場合、多重化装置114Aは優先度情報PRa～PRcに応じて各ビデオデータPESa～PEScのデータ量を削減し、出力レートを変更する。そして、その出力レートが伝送レートR2に適合するように制御を行い、時刻t2において出力レートをR2に整合させる。この例では、優先度の最も低いビデオデータPEScのデータ量を最も多く削減している。これにより、優先度の高いビデオデータPESaの品質の劣化が防止される。

ここで、レート変更に要する時間を $\Delta t$  ( $= t_2 - t_1$ ) とすると、例えばレート変更を各符号化器にフィードバックする手法を用いたとき、一般に符号化器側のバッファに蓄積されているデータを送出し終わるまでは、ビデオ符号化器はレート変更に対応できない。MPEG2の可変レート符号化器であってもレート変更にはスライス層単位 (NTSC方式で約1.1ms) 以上の時間を要する。このような制御の遅延は、多重化装置における入出力レートの差異により余剰データを発生させる。

一般に、余剰データはバッファに蓄積されることで一見吸収されているように見えるが、データそのものの遅延量の増加という形で現れる。この遅延量の増加が、受信側での同期破綻を引き起こす要因となる。図12に示す多重化装置114Aにおいて、時間 $\Delta t$ ではリアルタイムに各レート可変型多重バッファ132A～132C内でデータ量を削減してレート変更を行うため、データそのものの遅延時間は処理クロック単位 ( $1\mu s$ 以下) 程度の微小時間となる。したがって、各レート可変型多重バッファ132A～132C内におけるデータ遅延による問

題は一切発生しない。

次に、この発明の実施の形態3について説明する。図14は、実施の形態3としての多重化装置114Bの構成を示している。この図14において、図12と対応する部分には同一符号を付し、その詳細説明は省略する。この多重化装置114Bは、単体の機能としてレート変換を行うことができるが、さらに各符号化器にフィードバックする手段を備えたものである。

この多重化装置114Bは、多重化制御部135より出力されるレート制御信号RCSa～RCScを出力する出力端子137A～137Cを有している。そして、出力端子137A～137Cに出力されるレート制御信号RCSa～RCScは、それぞれビデオ符号化器111A～111Cに供給される。

この場合、ビデオ符号化器111A～111Cがレート変更を完了するまで、データ遅延増加防止のために、多重化装置114Bの各レート可変型多重バッファ132A～132C内でデータ量を削減してレート変更を行う。勿論、ビデオ符号化器111A～111C側でのレート変更が完了すれば、完了した時点で多重化装置114Bに供給されるビデオデータPESa～PEScの入力レートの総和と伝送レートの整合性がとれるので、多重化装置114Bにおけるレート変更は行われなくなる。

この発明によれば、複数個のバッファの蓄積データに対し、それぞれデータ蓄積量に応じてデータ量の削減処理を施して複数の出力データを得ると共に、この複数の出力データを多重して多重化データを得るものである。したがって、多重化の際の遅延時間の増大を回避でき、それによる受信側での同期破綻等の不都合を防止できる。

### 産業上の利用可能性

以上のように、この発明に係るデータ多重化装置等は、複数個のバッファの蓄積データに対しそれぞれデータ蓄積量に応じてデータ量の削減処理を施して複数の出力データを得ると共に、この複数の出力データを多重して多重化データを得るものであり、ビデオ信号やオーディオ信号についてMPEG規格等によるディジタル圧縮符号化を行うと共にMPEG規格等による多重化を行って得られたビ

ットストリームを衛星を介して送信するディジタル衛星放送システム等に適用して好適である。

## 請求の範囲

1. 複数の入力データをそれぞれ蓄積する複数個のバッファと、  
上記複数個のバッファのデータ蓄積量をそれぞれ検出する蓄積量検出手段と、  
上記複数個のバッファのデータ蓄積量に応じて、上記複数個のバッファの蓄積  
データに対しそれぞれデータ量の削減処理を施して複数の出力データを得る出力  
データ生成手段と、  
上記複数の出力データを多重して多重化データを得るデータ多重化手段と  
を備えることを特徴とするデータ多重化装置。
2. 上記出力データ生成手段は、上記複数個のバッファのデータ蓄積量と共に、  
上記多重化データに係る伝送レートに応じて、上記複数個のバッファの蓄積データ  
に対しそれぞれデータ量の削減処理を施して上記複数の出力データを得る  
ことを特徴とする請求の範囲第1項に記載のデータ多重化装置。
3. 上記出力データ生成手段は、上記複数のバッファのデータ蓄積量と共に、上  
記複数の入力データの優先度に応じて、上記複数個のバッファの蓄積データに対  
しそれぞれデータ量の削減処理を施して上記複数の出力データを得る  
ことを特徴とする請求の範囲第1項に記載のデータ多重化装置。
4. 上記複数の入力データは離散コサイン変換を利用した圧縮データであり、  
上記出力データ生成手段では、上記離散コサイン変換の高次係数の廃棄により  
上記データ量の削減を行う  
ことを特徴とする請求の範囲第1項に記載のデータ多重化装置。
5. 上記入力データはバイト単位のパラレルデータであると共に、上記バッファ  
はシリアルデータバッファであり、  
上記入力データをバイト単位のパラレルデータよりシリアルデータに変換して  
上記バッファに入力するパラレル/シリアル変換手段と、

上記バッファからの読み出しデータをシリアルデータよりバイト単位のパラレルデータに変換して上記出力データとするシリアル／パラレル変換手段をさらに備え、

上記出力データ生成手段は、上記バッファのデータ蓄積量に応じて、上記シリアルデータバッファより蓄積データを選択的に読み出すことで上記データ量の削減を行う

ことを特徴とする請求の範囲第1項に記載のデータ多重化装置。

6. 上記入力データはMPEG2の符号化データであり、

上記符号化データより開始同期コードを検出する開始同期コード検出手段と、上記開始同期コード検出手段の検出出力に基づいて、上記シリアル／パラレル変換手段を制御し、上記出力データを、上記開始同期コードの前でバイトデータが完結したものとするバイトアライメント手段とをさらに備える

ことを特徴とする請求の範囲第5項に記載のデータ多重化装置。

7. 上記入力データは1バイト幅のパラレルデータであると共に、上記バッファはパラレルデータバッファであり、

上記入力データを解析し、複数のデータ削減率に対応して、上記パラレルデータバッファに蓄積される各バイトのビットデータの有効無効を示すデータを生成するデータ解析部と、

上記複数のデータの削減率に対応して生成された上記有効無効を示すデータをそれぞれ蓄積する複数のビットイネーブルバッファとをさらに備え、

上記出力データ生成手段は、上記バッファのデータ蓄積量に応じて、上記複数のビットイネーブルバッファのいずれかを選択し、上記バッファからの読み出力データの各バイトのビットデータより、上記選択されたビットイネーブルバッファからのデータに基づいて、有効ビットデータのみを取り出して上記出力データを得る

ことを特徴とする請求の範囲第1項に記載のデータ多重化装置。

8. 上記入力データはM P E G 2 の符号化データであり、

上記符号化データより開始コードを検出する開始コード検出手段と、

上記開始コード検出手段の検出出力に基づいて、上記出力データを、上記開始コードの前でバイトデータが完結したものとするバイトアライメント手段とをさらに備える

ことを特徴とする請求の範囲第 7 項に記載のデータ多重化装置。

9. 複数の入力データをそれぞれ複数個のバッファに蓄積する工程と、

上記複数個のバッファの蓄積量をそれぞれ検出する工程と、

上記複数個のバッファのデータ蓄積量に応じて、上記複数個のバッファの蓄積データに対しそれぞれデータ量の削減処理を施して複数の出力データを得る工程と、

上記複数の出力データを多重して多重化データを得る工程と

を有することを特徴とするデータ多重化方法。

10. 上記複数の出力データを得る工程では、上記複数個のバッファのデータ蓄積量と共に上記多重化データに係る伝送レートに応じて、上記複数個のバッファの蓄積データに対しそれぞれデータ量の削減処理を施して複数の出力データを得る

ことを特徴とする請求の範囲第 9 項に記載のデータ多重化方法。

11. 上記複数の出力データを得る工程では、上記複数個のバッファのデータ蓄積量と共に上記複数の入力データの優先度に応じて、上記複数個のバッファの蓄積データに対しそれぞれデータ量の削減処理を施して複数の出力データを得る

ことを特徴とする請求の範囲第 9 項に記載のデータ多重化方法。

12. 上記複数の入力データは離散コサイン変換を利用した圧縮データであり、

上記複数の出力データを得る工程では、上記離散コサイン変換の高次係数の廃棄により上記データ量の削減を行う

ことを特徴とする請求の範囲第9項に記載のデータ多重化方法。

1 3. 上記入力データはバイト単位のパラレルデータであると共に、上記バッファはシリアルデータバッファであり、

上記入力データをバイト単位のパラレルデータよりシリアルデータに変換して上記バッファに入力する工程と、

上記バッファからの読み出しデータをシリアルデータよりバイト単位のパラレルデータに変換して上記出力データとする工程とをさらに備え、

上記複数の出力データを得る工程では、上記バッファのデータ蓄積量に応じて、上記シリアルデータバッファより蓄積データを選択的に読み出すことで上記データ量の削減を行う

ことを特徴とする請求の範囲第9項に記載のデータ多重化方法。

1 4. 上記入力データはM P E G 2の符号化データであり、

上記符号化データより開始同期コードを検出する工程と、

上記検出された開始同期コードに基づいて、上記出力データを、当該開始同期コードの前でバイトデータが完結したものとする工程とをさらに備える

ことを特徴とする請求の範囲第13項に記載のデータ多重化方法。

1 5. 上記入力データは1バイト幅のパラレルデータであると共に、上記バッファはパラレルデータバッファであり、

上記入力データを解析し、複数のデータ削減率に対応して、上記パラレルデータバッファに蓄積される各バイトのビットデータの有効無効を示すデータを生成する工程と、

上記複数のデータの削減率に対応して生成された上記有効無効を示すデータをそれぞれ複数のビットイネーブルバッファに蓄積する工程とをさらに備え、

上記複数の出力データを得る工程では、上記バッファのデータ蓄積量に応じて、上記複数のビットイネーブルバッファのいずれかを選択し、上記バッファからの読み出しデータの各バイトのビットデータより、上記選択されたビットイネーブ

ルバッファからのデータに基づいて、有効ビットデータのみを取り出して上記出力データを得る

ことを特徴とする請求の範囲第9項に記載のデータ多重化方法。

1 6. 上記入力データはM P E G 2 の符号化データであり、

上記符号化データより開始コードを検出する工程と、

上記検出された開始コードに基づいて、上記出力データを、上記開始コードの前でバイトデータが完結したものとする工程とをさらに備える

ことを特徴とする請求の範囲第15項に記載のデータ多重化装置。

1 7. 複数の入力データを多重して多重化データを得るデータ多重化部と、上記多重化データを伝送するデータ伝送部とを有するデータ伝送装置において、

上記データ多重化部は、

複数の入力データをそれぞれ蓄積する複数個のバッファと、

上記複数個のバッファのデータ蓄積量をそれぞれ検出する蓄積量検出手段と、

上記複数個のバッファのデータ蓄積量に応じて、上記複数個のバッファの蓄積データに対し、それぞれデータ量の削減処理を施して複数の出力データを得る出力データ生成手段と、

上記複数の出力データを多重して多重化データを得るデータ多重化手段とを備える

ことを特徴とするデータ伝送装置。

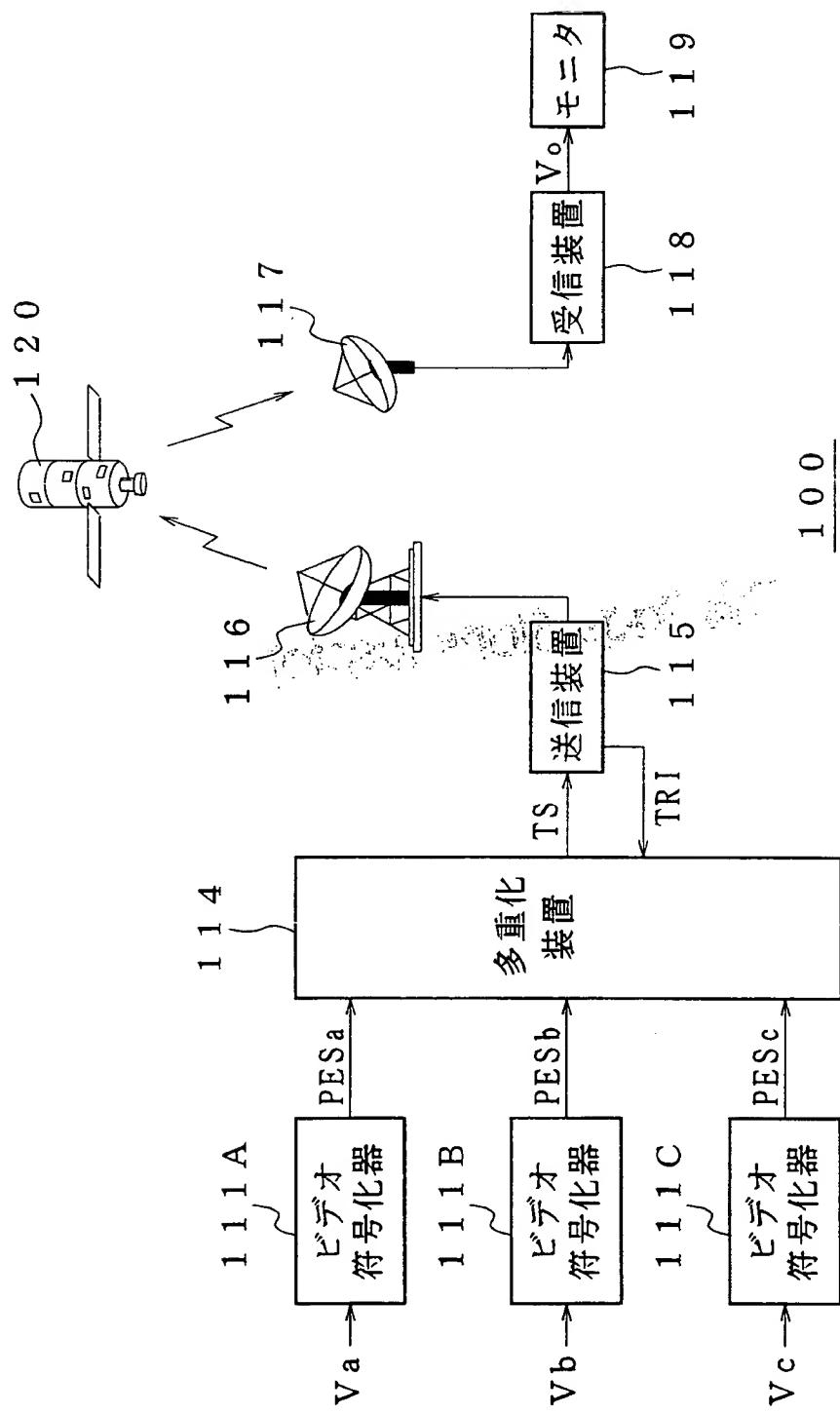
1 8. 上記複数の入力データをそれぞれ得る複数の符号化器をさらに有する

ことを特徴とする請求の範囲第17項に記載のデータ伝送装置。

*This Page Blank (uspto)*

1 / 1 4

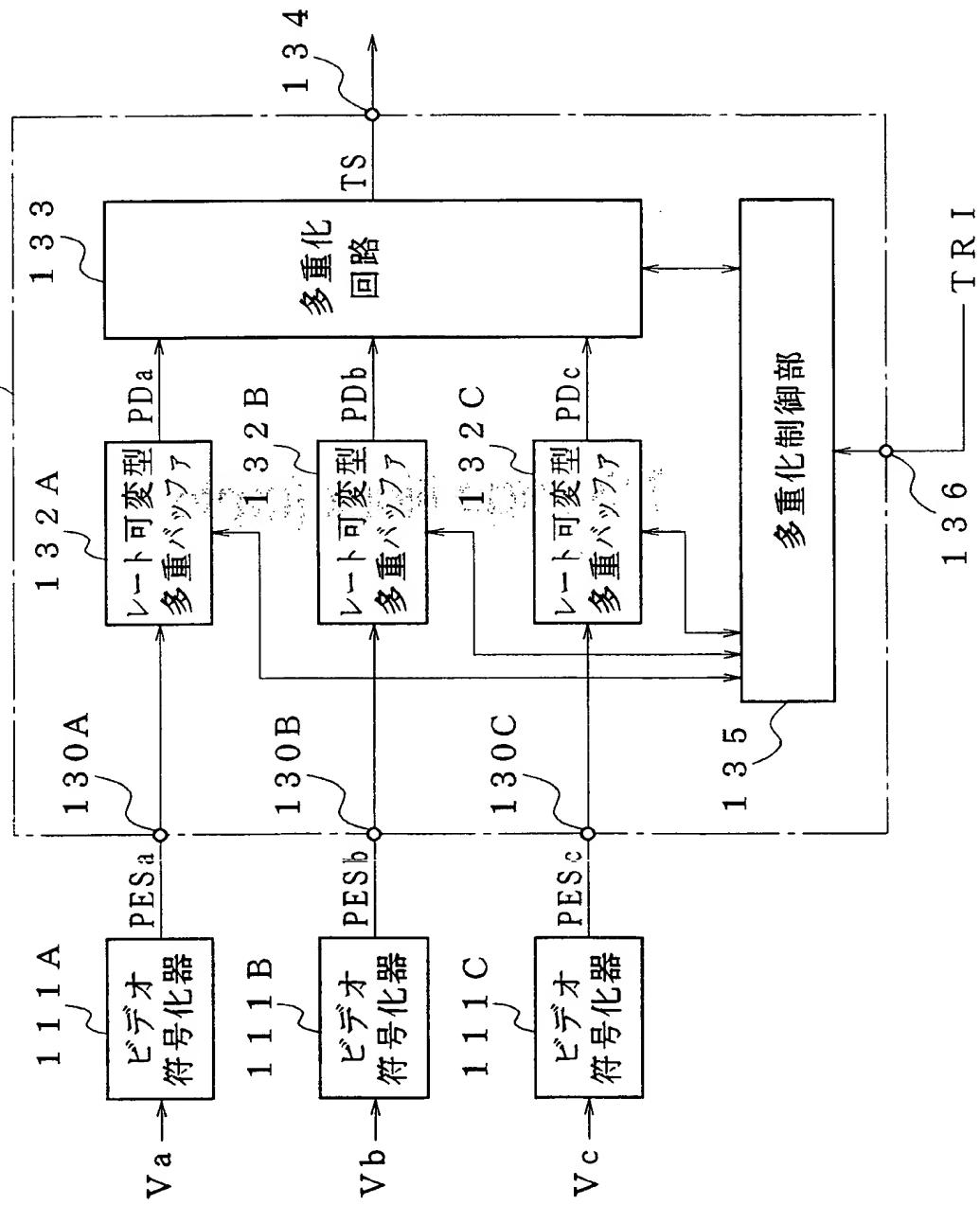
FIG. 1



This Page Blank (uspto)

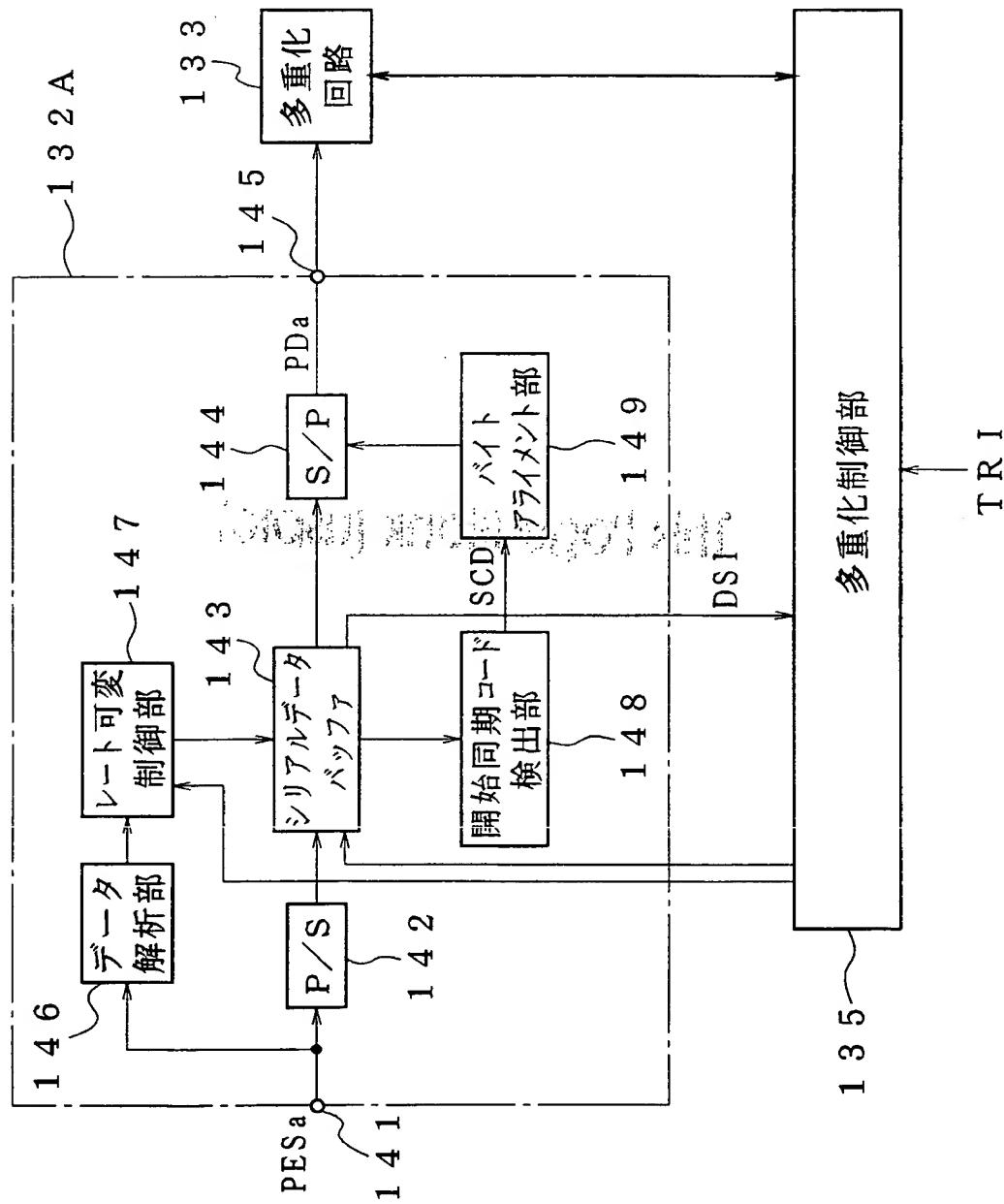
FIG. 2

1 1 4



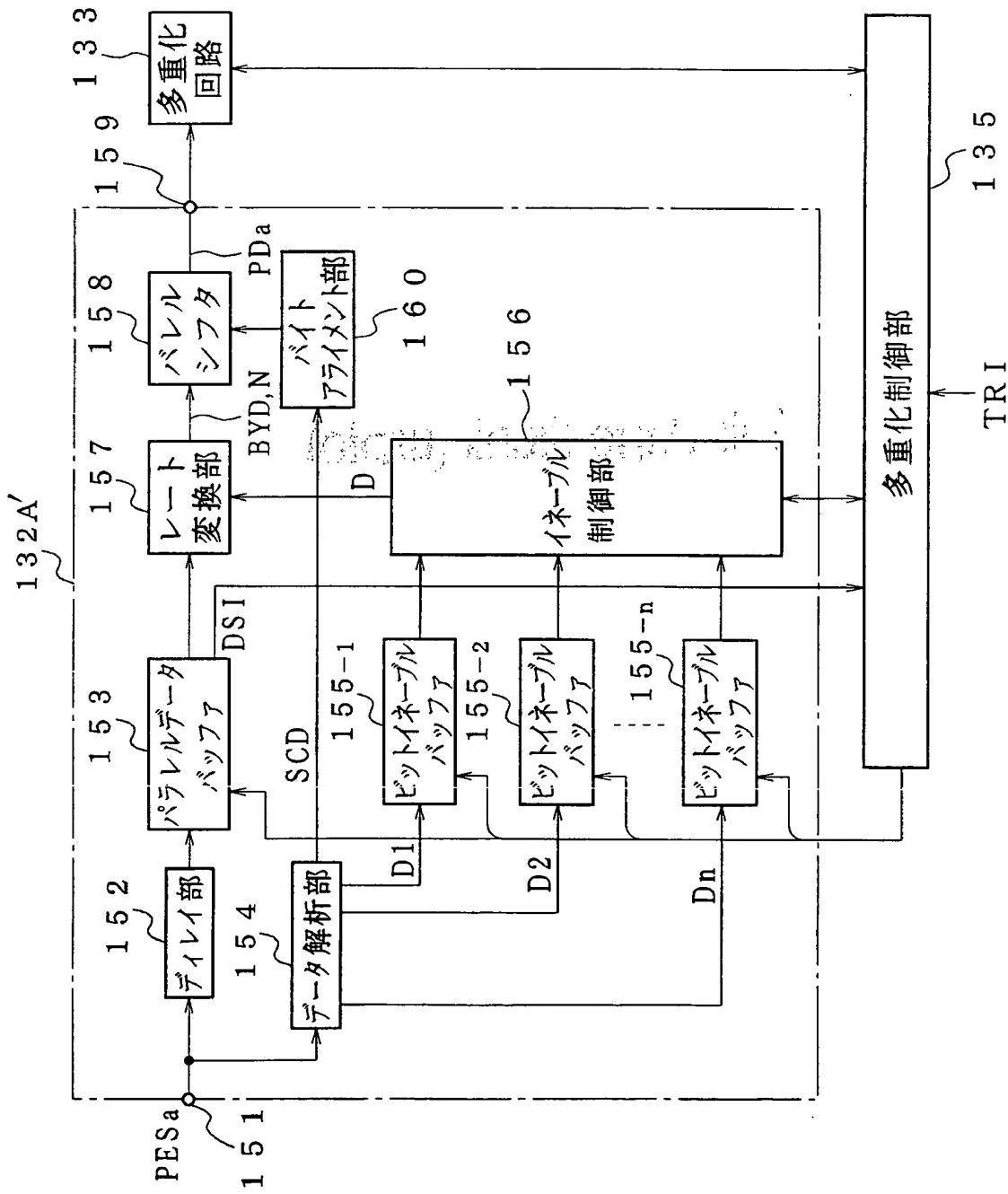
This Page Blank (uspto)

FIG. 3



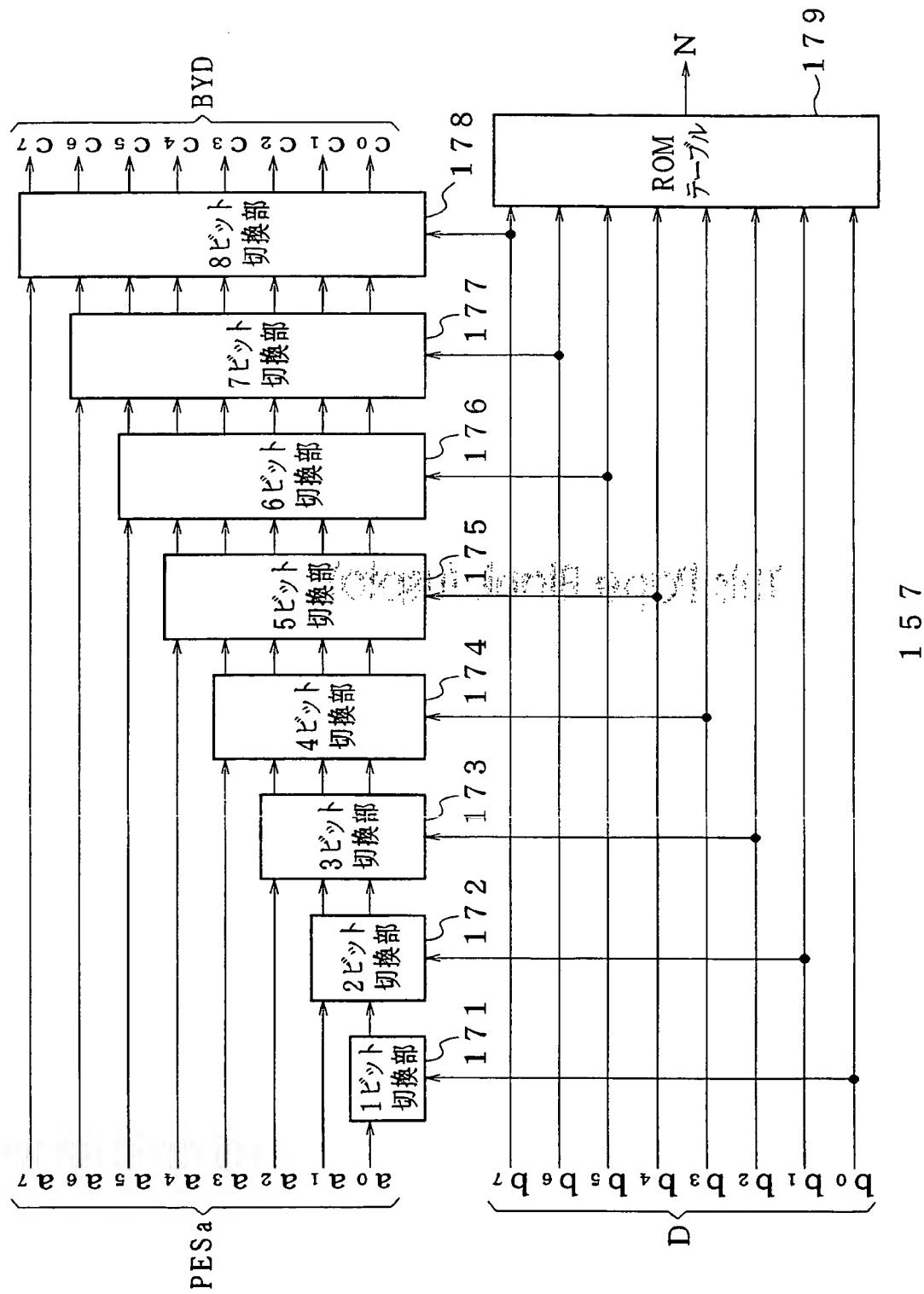
This Page Blank (uspto)

FIG. 4



This Page Blank (uspto)

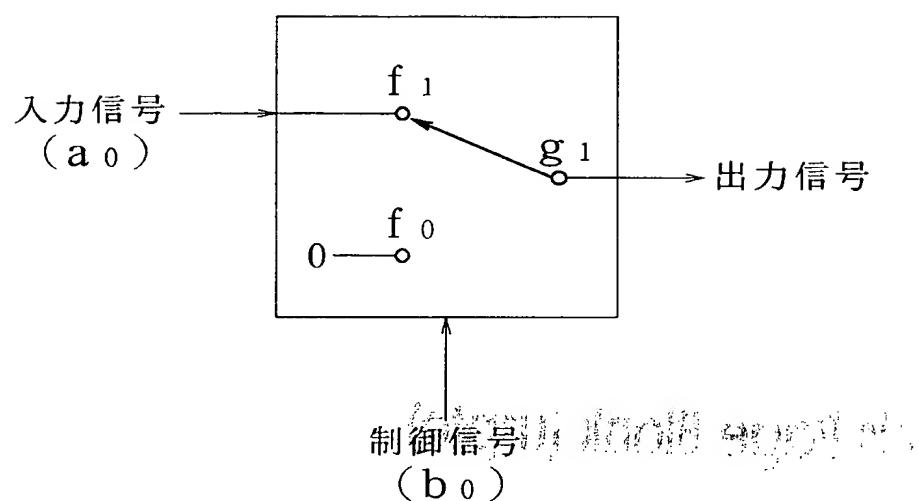
FIG. 5



This Page Blank (uspto)

6 / 1 4

F I G . 6

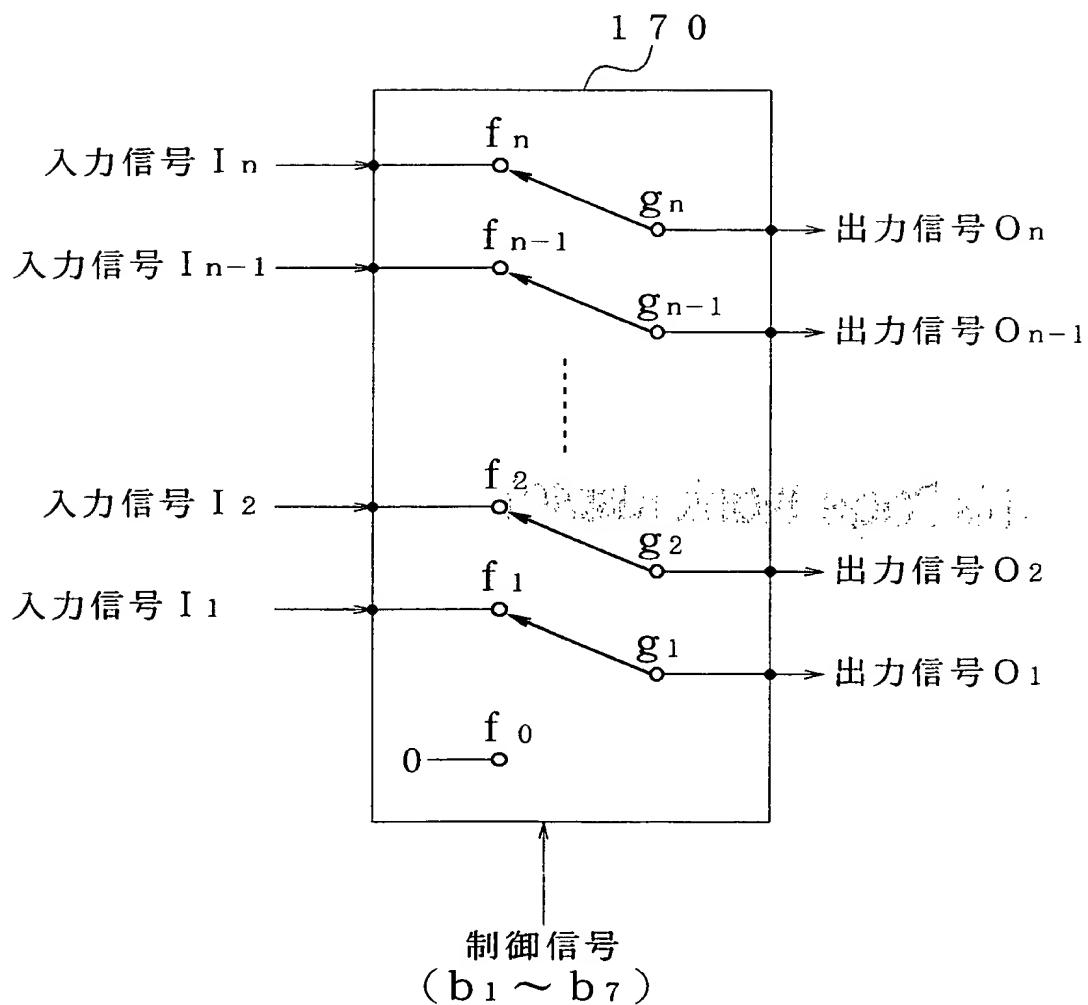
1 7 1

F I G . 7

入力信号 $(a_0)$	制御信号 $(b_0)$	出力信号
0	0	0
1	0	0
0	1	0
1	1	1

This Page Blank (uspto)

F I G . 8



F I G . 9

制御信号	出力信号 $O_n$
0	$I_{n-1}$
1	$I_n$

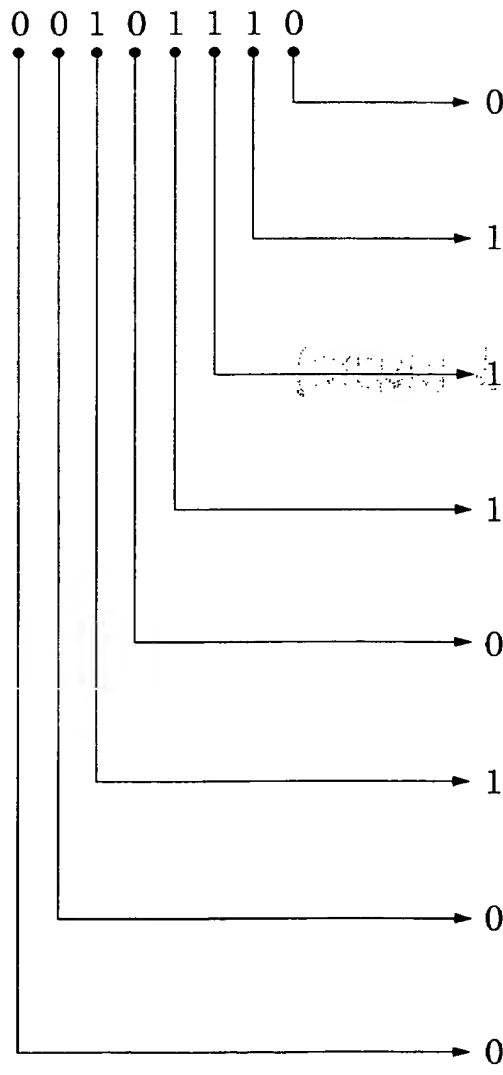
ただし、 $I_0 = 0$  とする

This Page Blank (uspto)

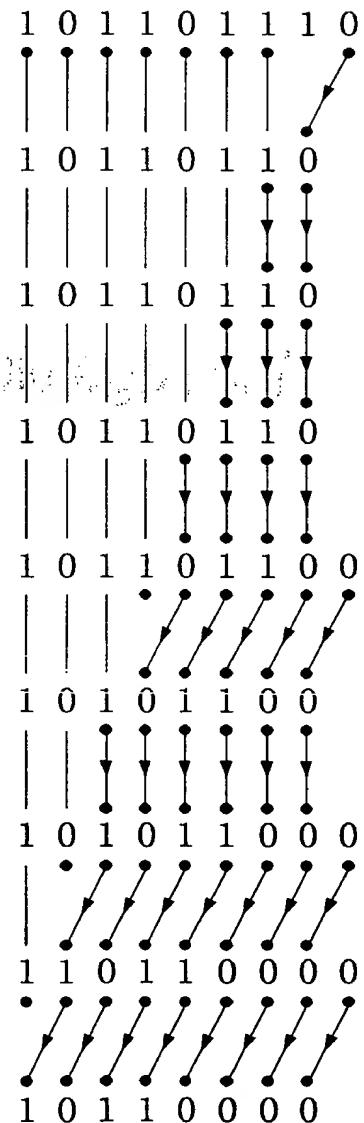
8 / 1 4

## F I G . 1 0

$$[b_7 \sim b_0] \\ = [0 \ 0 \ 1 \ 0 \ 1 \ 1 \ 1 \ 0]$$



$$[a_7 \sim a_0] \\ = [1 \ 0 \ 1 \ 1 \ 0 \ 1 \ 1 \ 1]$$



$$[c_7 \sim c_0] \\ = 1 \ 0 \ 1 \ 1 \ 0 \ 0 \ 0 \ 0$$

This Page Blank (uspto)

## F I G. 1 1

ビットイネーブルバッファ							
1	1	0	0	0	0	0	0
0	0	1	1	1	1	1	1
0	0	0	0	0	0	0	0
0	0	1	0	1	1	1	0

蓄積順↑

MSB

LSB

パラレルデータバッファ							
1	1	1	1	0	0	0	0
1	0	0	1	0	0	0	0
0	0	0	1	1	0	1	0
1	0	1	1	0	1	1	1

蓄積順↑

MSB

LSB

レート変換部で  
有効データをMSB詰め

データ長

2
6
0
4

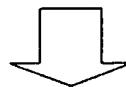
レートの変換後のデータ

1 1 0 0 0 0 0 0
0 1 0 0 0 0 0 0
0 0 0 0 0 0 0 0
1 0 1 1 0 0 0 0

MSB

LSB

バレルシフタへの入力データ  
(MSB詰め)  
斜体字の〇は無効データ



バレルシフタへ入力

バレルシフタ出力データ

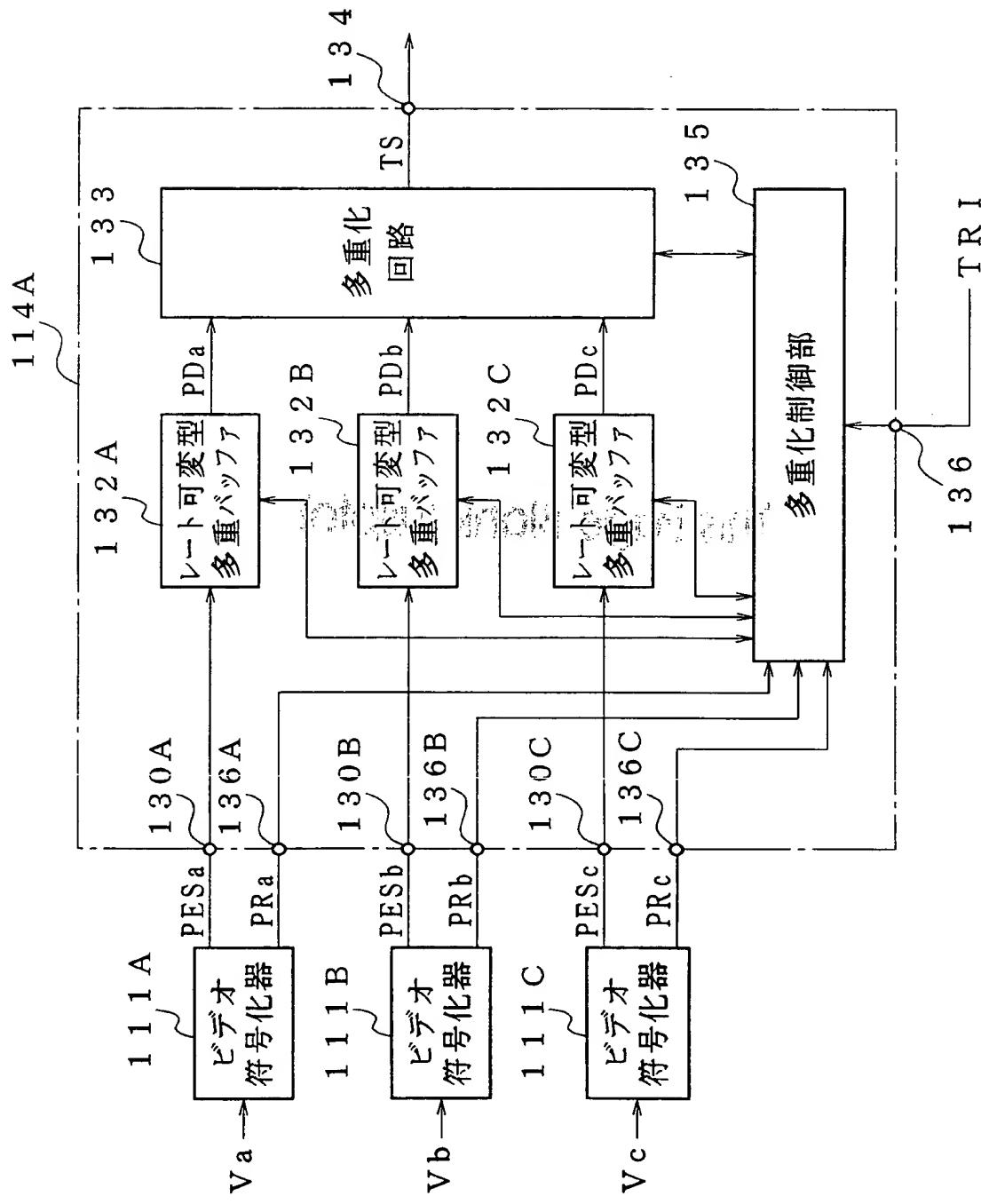
0 0 1 1 × × ×
1 0 1 1 0 1 0 0

MSB

LSB

This Page Blank (uspto)

FIG. 12

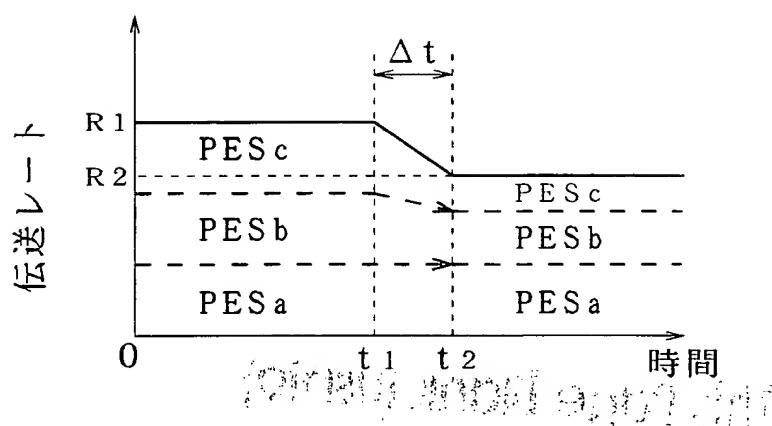


This Page Blank (uspto)

1 1 / 1 4

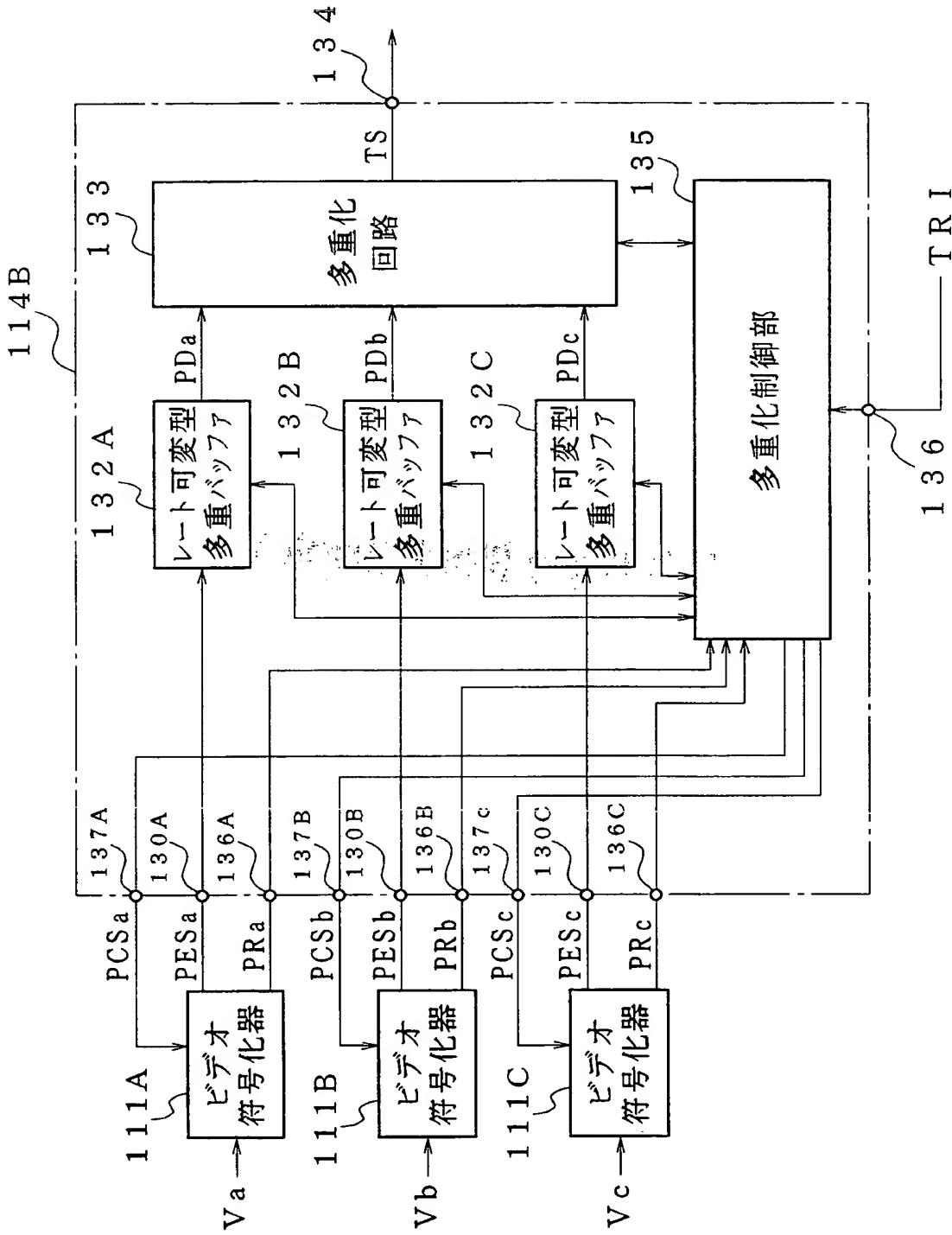
## F I G. 1 3

優先度 : P E S a &gt; P E S b &gt; P E S c

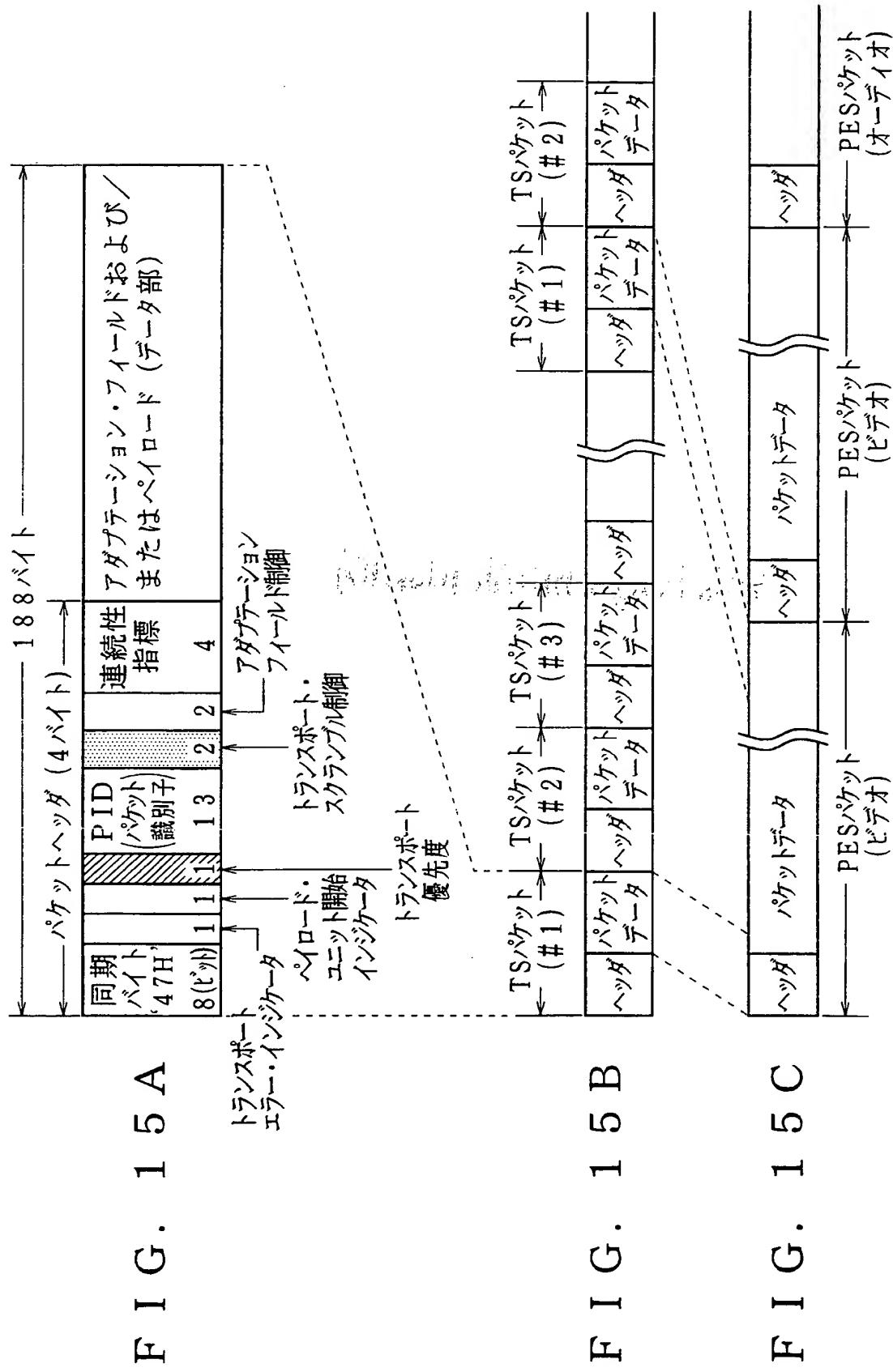


This Page Blank (uspto)

FIG. 14



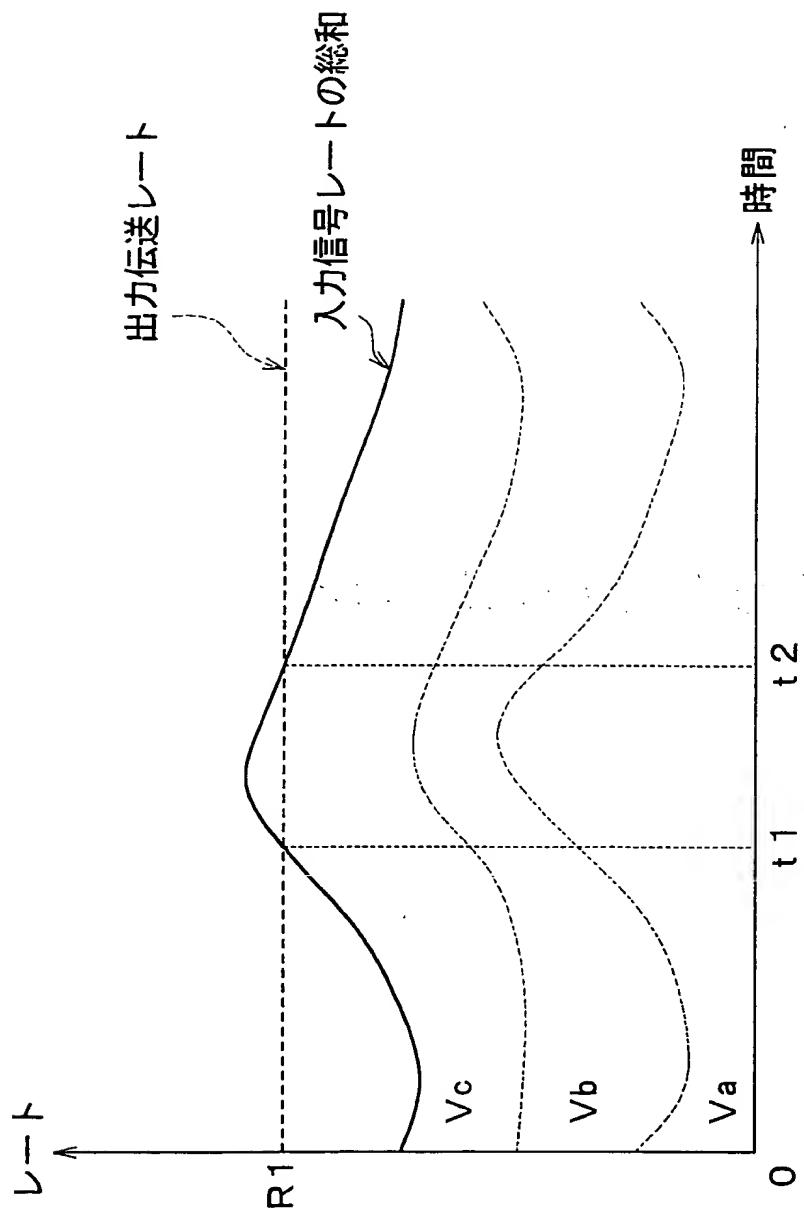
This Page Blank (uspto)



This Page Blank (uspto)

14/14

FIG. 16



This Page Blank (uspto)

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/06332

**A. CLASSIFICATION OF SUBJECT MATTER**  
Int.Cl<sup>7</sup> H04J3/00, H04L12/56

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> H04J3/00, H04L12/56, H04N7/24

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2000  
Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US, 5280483, A (Fujitsu Limited),	1, 5, 9, 13, 17, 18
Y	18 January, 1994 (18.01.94),	2-4, 10-12
A	Column 31, line 34 to column 32, line 12; Figs. 25, 26 & JP, 4-94237, A	6-8, 14-16
	Claim 1; Fig. 1	
Y	JP, 6-350983, A (Nippon Telegr. & Teleph. Corp. <NTT>),	2, 10
A	22 December, 1994 (22.12.94), Claims, Claim 1; Fig. 1 (Family: none)	1, 3-9, 11-18
Y	JP, 8-98160, A (Victor Company of Japan, Limited),	3, 11
A	12 April, 1996 (12.04.96), Claims, Claims 1, 2; Fig. 1 (Family: none)	1-2, 4-10, 12-18
Y	US, 5140417, A (Matsushita Electric Co., Ltd),	4, 12
A	18 August, 1992 (18.08.92), column 7, line 5 to column 10, line 35; Figs. 4 to 11 & JP, 3-22780, A	1-3, 5-11, 13-18
	page 5, lower right column, line 12 to page 6, upper right column, line 9; Fig. 5	

Further documents are listed in the continuation of Box C.  See patent family annex.

- \* Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search  
09 February, 2000 (09.02.00)

Date of mailing of the international search report  
22 February, 2000 (22.02.00)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/06332

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 5-235985, A (Matsushita Electric Ind. Co., Ltd.), 10 September, 1993 (10.09.93), column 2, lines 1 to 43; Fig. 3 (Family: none)	4,12
A		1-3,5-11, 13-18
A	JP, 3-96123, A (Fujitsu Limited) 22 April, 1991 (22.04.91) (Family: none)	1-18
A	JP, 63-181583, A (Fujitsu Limited), 26 July, 1988 (26.07.88) (Family: none)	1-18
A	EP, 853407, A (Digital Vision Laboratories Corporation), 15 July, 1998 (15.07.98) & JP, 10-200494, A	1-18

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int C1' H04J3/00, H04L12/56

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int C1' H04J3/00, H04L12/56, H04N7/24

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1926-1996年
日本国公開実用新案公報	1971-2000年
日本国登録実用新案公報	1994-2000年
日本国実用新案登録公報	1996-2000年

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	U.S. 5 2 8 0 4 8 3, A (Fujitsu Limited) 18.1月.1994 (18.01.94) 第31欄34行~32欄12行, 図25, 26	1, 5, 9, 13, 17, 18
Y A	& J P, 4-94237, A 特許請求の範囲第1項, 図1	2-4, 10-12 6-8, 14-16
Y A	J P, 6-3 5 0 9 8 3, A (日本電信電話株式会社) 22.12月.1994 (22.12.94) 特許請求の範囲請求項1, 図1 (ファミリーなし)	2, 10 1, 3-9, 11-18
Y A	J P, 8-9 8 1 6 0, A (日本ビクター株式会社) 12.4月.1996 (12.04.96) 特許請求の範囲請求項1, 2, 図1 (ファミリーなし)	3, 11 1-2, 4-10, 12-18

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」口頭による開示、使用、展示等に言及する文献  
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」同一パテントファミリー文献

国際調査を完了した日

09.02.00

国際調査報告の発送日

22.02.00

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)  
 郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

衣鳩 文彦

5K 9199

印

電話番号 03-3581-1101 内線 3556

## 国際調査報告

国際出願番号 PCT/JP99/06332

C (続き) 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
Y A	U.S. 5 1 4 0 4 1 7, A (Matsushita Electric Co., Ltd) 18.8月.1992 (18.08.92) 第7欄5行～10欄35行, 図4～11 & J.P. 3-22780, A 5頁右下欄12行～6頁右上欄9行, 図5	4, 12 1-3, 5-11, 13-18
Y A	J.P. 5-235985, A (松下電器産業株式会社) 10.9月.1993 (10.09.93) 第2欄1行～43行, 図3 (ファミリーなし)	4, 12 1-3, 5-11, 13-18
A	J.P. 3-96123, A (富士通株式会社) 22.4月.1991 (22.04.91) (ファミリーなし)	1-18
A	J.P. 63-181583, A (富士通株式会社) 26.7月.1988 (26.07.88) (ファミリーなし)	1-18
A	E.P. 853407, A (Digital Vision Laboratories Corporation) 15.7月.1998 (15.07.98) & J.P. 10-200494, A	1-18